

KOMISIJI ZA STUDIJE II STEPENA ELEKTROTEHNIČKOG FAKULTETA U BEOGRADU

Komisija za studije II stepena, Elektrotehničkog fakulteta u Beogradu, na svojoj sednici održanoj 06.07.2010. godine imenovalo nas je u Komisiju za pregled i ocenu master rada dipl. inž. Aleksandra Dragičevića pod naslovom „Projekat procesorskog jezgra sa fleksibilnom instrukcijskom arhitekturom“. Nakon pregleda materijala Komisija podnosi sledeći

IZVEŠTAJ

1. Biografski podaci kandidata

Aleksandar M. Dragičević je rođen 1.07.1984. godine u Beogradu. Gimnaziju je završio u Beogradu sa odličnim uspehom. Elektrotehnički fakultet u Beogradu upisao je 2003. godine, na odseku za Elektroniku. Diplomirao je u septembru 2008. godine sa prosečnom ocenom na ispitima 8.20, na diplomskom 10. Master studije na Elektrotehničkom fakultetu u Beogradu je upisao novembra 2008 na odseku za elektroniku. Položio je sve ispite sa prosečnom ocenom 9.5.

2. Opis master rada

Master rad kandidata sadrži 60 strana teksta, zajedno sa slikama i dodacima. Rad sadrži 6 poglavlja i spisak literature. Spisak literature sadrži 7 referenci.

Prvo poglavlje predstavlja uvod u kome su opisani predmet i cilj rada. Predstavljene su najčešće korišćene tehnike za projektovanje instrukcijske arhitekture procesora, sa posebnim osvrtom na primenjenu FLIX/VLIW (*Flexible Length Instruction Xtensions/Very Long Instruction Word*) tehnologiju.

U drugom poglavlju je dat kratak pregled osnovnih karakteristika projektovanog procesora. Poseban značaj je dat onim osobinama koje procesor čine specifičnim.

U trećem poglavlju su detaljno predstavljene definisani formati instrukcija. Dat i opsežan opis svih instrukcija procesora.

Četvrto poglavlje detaljno opisuje strukturu operacione jedinice projektovanog procesora. Od posebnog značaja su blokovi za prihvatanje instrukcija različitih formata i dužina.

U okviru petog poglavlja je opisana upravljačka jedinica procesora koja je projektovana kao mašina stanja. Predstavljen je dijagram toka izvršavanja instrukcija i dat pregled trajanja instrukcija meren brojem taktnih ciklusa potrebnih za izvršavanje. U dodatku petom poglavlju je dat mikrokod upravljačke jedinice.

Šesto poglavlje je zaključak u okviru koga je opisan značaj opisanog rešenja i moguća dalja unapređenja. Rezimirani su rezultati rada, izazovi prilikom projektovanja i postavljeni teorijski temelji za praktično poređenje projektovanog procesora i prethodno realizovanog RISC (*Reduced Instruction Set Computers*) procesora sa Harvardskom arhitekturom.

3. Analiza rada sa ključnim rezultatima

Master rad dipl. inž. Aleksandra Dragičevića se bavi problematikom projektovanja fleksibilnih procesorskih arhitektura, a naročito procesora sa fleksibilnim instrukcijskim

skupom. Ovakve arhitekture, a samim tim i procesor projektovan u okviru ovog rada, nalaze primenu u sistemima za digitalnu obradu signala gde su veličina programskog koda i brzina izvršavanja programa od naročitog interesa.

Procesor je projektovan za implementaciju u FPGA (*Field Programmable Gate Array*) što je tema drugog rada iz ove grupe. Nakon FPGA implementacije biće moguća praktična provera teorijski predstavljenih prednosti projektovanog procesora u odnosu na standardne RISC arhitekture.

Osnovni doprinosi rada su:

- (a) prikaz i metodologija projektovanja procesora sa fleksibilnom instrukcijskom arhitekturom
- (b) primena projektovanog procesora u okviru različitih sistema za digitalnu obradu signala
- (c) mogućnost nastavka rada na razvoju ovog procesora.

4. Zaključak i predlog

Kandidat Aleksandar Dragičević je u svom master radu uspešno rešio problem projektovanja procesora sa fleksibilnom instrukcijskom arhitekturom i razvio sistem koji uspešno čita, dekoduje i izvršava instrukcije različitih formata i dužina, a koje su slobodno pomešane u programskoj memoriji. Predložena poboljšanja mogu značajno da unaprede mogućnosti primene projektovanog procesora.

Kandidat je iskazao samostalnost i sistematičnost u svome postupku kao i inovativne elemente u rešavanju problematike ovog rada.

Na osnovu gore navedenog Komisija predlaže Nastavno-naučnom veću Elektrotehničkog fakulteta u Beogradu da prihvati rad „Projekat procesora sa fleksibilnom instrukcijskom arhitekturom“ dipl. inž. Aleksandra Dragičevića kao master rad i odobri javnu usmenu odbranu.

Beograd, 07.09.2010.

Članovi komisije:

dr Lazar Saranovac, doc.

dr Milan Ponjavić, doc.

dr Ivan Popović, doc.