

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 25.08.2026 године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Миа Шолак под насловом „Пројектовање хардверско-софтверског система са систолним акцелератором за матрично множење". Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Миа Шолак је рођена 02.01.2002. године у Београду. Завршила је Гимназију Свилајнац као носилац Вукове дипломе. Електротехнички факултет у Београду уписала је 2021. године. Дипломирала је на одсеку за Електронику и дигиталне системе у октобру 2025. године са просечном оценом 8,87. Дипломски рад одбранила је у октобру 2025. године са оценом 10. Мастер академске студије на Електротехничком факултету у Београду је уписала у новембру 2025. године на модулу за Електронику и дигиталне системе.

2. Извештај о студијском истраживачком раду

Кандидаткиња Миа Шолак је као припрему за израду мастер рада спровела истраживање релевантне литературе из области матричног множења, систолних низова и хардверског убрзавања рачунски захтевних операција. Анализирани су принципи организације и тока података кроз систолни низ, различите могућности параметризације архитектуре и начини интеграције акцелератора са процесором и меморијом. Посебно су размотрени AXI4-Stream интерфејс и DMA пренос података, као и примене систолних архитектура у неуралним мрежама. На основу спроведеног истраживања пројектован је параметризовани систолни акцелератор са контролном логиком и AXI4-Stream адаптерима, који је интегрисан са MicroBlaze процесором, BRAM меморијом и AXI DMA контролером и испитан на PYNQ-Z2 развојној плочи заснованој на Zynq-7000 платформи.

3. Опис мастер рада

Прво поглавље представља увод у област рада. Описани су основни принципи матричног множења, структура систолног низа и начин протока података кроз мрежу рачунских јединица.

У другом поглављу детаљно је описан пројектовани систем. Приказани су параметризовани систолни низ, контролна логика и PE јединице, као и AXI4-Stream комуникација, улазни и излазни адаптер и њихово повезивање у јединствен хардверски модул.

Треће поглавље посвећено је тестирању и верификацији. Описани су тест окружење, генерисање улазних података и очекиваних резултата, као и провера AXI4-Stream механизма.

У четвртном поглављу описана је имплементација система на PYNQ-Z2 развојној плочи. Приказани су Vivado Block Design, организација заједничке BRAM меморије, MicroBlaze апликација развијена у Vitis окружењу, мерење времена помоћу AXI Timer модула и ток података кроз комплетан систем. Дати су и примери матричног множења и обраде матрица мањих димензија.

Пето поглавље садржи резултате и анализу рада система. Приказана је провера исправности матричног множења, мерења времена за више конфигурација систолног низа, анализа заузећа FPGA ресурса, као и резултати обраде матрица мањих и већих димензија од димензија низа.

У шестом поглављу испитана је примена реализованог акцелератора у слојевима неуралних мрежа. Приказано је мапирање потпуно повезаног слоја на матрично множење, као и реализација 2D конволуције применом im2col трансформације. За обе примене извршене су провера резултата и анализа времена извршавања.

Седмо поглавље представља закључак у коме су сумирани добијени резултати и доприноси рада, као и могући правци даљег развоја система.

4. Анализа са кључним резултатима

Мастер рад кандидаткиње Мије Шолак посвећен је пројектовању и реализацији хардверско-софтверског система са систолним акцелератором за матрично множење. У оквиру рада реализован је параметризовани систолни низ, чије се димензије задају параметрима M и N, заједно са одговарајућом управљачком логиком и AXI4-Stream адаптерима. Акцелератор је интегрисан у систем који обухвата MicroBlaze процесор,

заједничку BRAM меморију, AXI DMA контролер и AXI Timer модул, а целокупно решење имплементирано је на развојној плочи PYNQ-Z2.

Функционалност и исправност реализованог система проверене су симулацијом и експерименталним извршавањем на FPGA платформи. За све испитане конфигурације резултати добијени хардверском обрадом у потпуности су се поклопили са референтним резултатима израчунатим на MicroBlaze процесору. У случају матрица чије су димензије директно одговарале конфигурацији систолног низа, остварена су убрзања у распону од приближно 53 до 145 пута у односу на софтверску реализацију. Поред анализе перформанси, испитано је и заузеће FPGA ресурса за различите димензије систолног низа. Убрзање извршавања остварено је и при обради матрица мањих димензија.

Могућност примене развијеног акцелератора у сложенијим рачунским задацима приказана је на примерима потпуно повезаног и конволуционог слоја неуралне мреже. Добијени резултати потврђују да реализовани систем омогућава значајно убрзање матричног множења, као и да развијени акцелератор може представљати ефикасну рачунску основу за реализацију сложенијих алгоритама заснованих на матричним операцијама.

5. Закључак и предлог

Кандидаткиња Миа Шолак је у оквиру мастер рада успешно пројектовала и реализовала хардверско-софтверски систем заснован на параметризованом систолном акцелератору за матрично множење. Реализовани систем обухвата систолни низ, управљачку логику, AXI4-Stream адаптере, DMA механизам за пренос података, као и одговарајућу софтверску подршку на MicroBlaze процесору. Исправност и функционалност система потврђене су симулационим путем и експерименталном верификацијом на развојној плочи PYNQ-Z2. Добијени резултати показују да предложено решење омогућава значајно убрзање операције матричног множења, као и успешну примену развијеног акцелератора у потпуно повезаним и конволуционим слојевима неуралних мрежа.

Кандидаткиња је током израде рада показала самосталност, систематичност и способност да повеже пројектовање дигиталног хардвера, интеграцију система и развој софтверске подршке. Резултати рада представљени су јасно, а изведени закључци засновани су на спроведеној верификацији и мерењима. На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Мие Шолак прихвати као мастер рад и кандидаткињи одобри јавну усмену одбрану.

Београд, 11.09.2026. године

Чланови комисије:

др Никола Петровић Доцент
сагласан, 11.09.2026.

др Јелена Поповић Божовић Доцент
сагласан, 11.09.2026.