

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 23.06.2026 године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Александар Ђајић под насловом „Имплементација подршке за процесорску архитектуру MIPS у пројекту Dart SDK". Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Александар Ђајић је рођен 9.10.2001. године у Ужицу. Завршио је основну школу „Стеван Чоловић” у Ариљу као вуковац. Након тога завршава гимназију општег смера у Средњој школи „Свети Ахилије” у Ариљу. Електротехнички факултет уписао је 2020. године, а дипломирао је 2024. године на одсеку за Рачунарску технику и информатику са просечном оценом 8,61. Дипломски рад под називом „Унапређење алата LLVM-MCA додавањем подршке за процесорску архитектуру nanoMIPS” одбранио је у септембру 2024. године са оценом 10. Мастер студије на Електротехничком факултету у Београду, на модулу за Рачунарску технику и информатику уписао је у октобру 2024. године. Тренутно је запослен као софтверски инжењер у областима системског софтвера и програмских преводилаца.

2. Извештај о студијском истраживачком раду

Кандидат Александар Ђајић је као припрему за израду мастер рада урадио истраживање релевантне литературе која се односи на превођење и извршавање кода написаног у програмском језику Dart. Конкретно, анализирани су механизми превођења програмских језика, са посебним освртом на разлику између JIT (Just-In-Time) и AOT (Ahead-Of-Time) компилације, као и начин рада виртуелне машине програмског језика Dart (Dart VM) у оквиру пројекта Dart SDK. Пројекат Dart SDK обухвата све компоненте потребне да се Dart код преведе и изврши. Овај пројекат тренутно пружа службену подршку за процесорске архитектуре x86, ARM и RISC-V (у 32-битним и 64-битним варијантама), док подршка за MIPS архитектуру не постоји. Кандидат је проучио карактеристике MIPS процесорске архитектуре - организацију регистара опште намене, скуп инструкција и конвенције позивања функција. Главни део истраживања јесте начин на који је у пројекту Dart SDK реализована подршка за постојеће процесорске архитектуре (регистрација нове архитектуре, асемблер, генерисање машинског кода, извршно окружење). Резултати овог истраживачког рада представљали су основу за проширивање Dart SDK пројекта и имплементацију подршке за mipsel варијанту MIPS архитектуре (издања Release 1 и Release 2).

3. Опис мастер рада

Мастер рад обухвата 100 страна, од чега прилог обухвата 10 страна, са укупно 17 слика, 8 табела и 23 референце. Рад садржи увод, пет поглавља и закључак (укупно седам поглавља), списак коришћене литературе, списак скраћеница, списак слика, списак табела и прилог са примером Dart кода и табелама MIPS инструкција.

Прво поглавље представља увод у коме су описани предмет, мотивација и циљ рада, уз преглед организације рада по поглављима.

У другом поглављу дат је преглед програмских преводилаца (компајлера), фаза кроз које пролази процес компилације, као и разлика између JIT (Just-In-Time) и AOT (Ahead-Of-Time) компилације.

Треће поглавље описује развој и карактеристике програмског језика Dart, као и платформе на којима је могуће његово извршавање и архитектуру Dart виртуелне машине. У оквиру Dart виртуелне машине обрађене су њене најзначајније функције: рад са изолатима (engl. isolates) као Dart-овим механизмом за конкурентно извршавање, компилацију кроз common front-end (CFE), режиме JIT и AOT компилације, механизам чувања тренутног стања, позиве функција, механизам за позивање C/C++ кода из Dart кода и обрнуто, систем типова и сакупљач смећа.

У четвртном поглављу представљена је MIPS процесорска архитектура. Пето поглавље детаљно описује имплементацију подршке за MIPS архитектуру у пројекту Dart SDK: дефиницију архитектуре (регистре, инструкције, ABI), асемблер, оквир стека, дисасемблер, симулатор (simmips), генерисање машинског кода из међурепрезентације, runtime потпрограме (стабове), интринзике, FFI механизам, ELF подршку, релокацију, као и подршку за дебагер.

У шестом поглављу описана је верификација и тестирање реализоване имплементације, најпре под емулятором qemu-mipsel, а затим и на стварном MIPS хардверу.

Седмо поглавље је закључак у оквиру кога је описан значај реализоване подршке, њена ограничења и могући правци даљег унапређења.

4. Анализа са кључним резултатима

Мастер рад дипл. инж. Александра Ђајића бави се проширивањем пројекта Dart SDK додавањем подршке за MIPS процесорску архитектуру (mipsel варијанту, издања Release 1 и Release 2). Овакво проширење омогућава компанијама које и даље користе уређаје засноване на MIPS процесорима (у уграђеним системима, мрежној опреми, set-top-box уређајима и сличним применама) да на њима покрећу апликације писане у програмском језику Dart, укључујући и Flutter апликације са графичким корисничким интерфејсом, без потребе да постојећи хардвер замењују уређајима са већ подржаним архитектурама (x86, ARM, RISC-V).

Имплементација је обухватила проширење готово свих слојева Dart виртуелне машине: дефиницију регистара и конвенција позивања, асемблер, дисасемблер, симулатор (simmips), генератор машинског кода из међурепрезентације, runtime потпрограме (стабове), интринзике, механизам FFI, ELF подршку, механизме релокације. Исправност имплементације је најпре проверена извршавањем постојећег скупа тестова Dart SDK пројекта под емулятором qemu-mipsel, а затим и на стварном MIPS хардверу (развојна плоча MIPS Creator CI20), чиме је потврђено да се преведени Dart код на MIPS архитектури понаша исто као на већ подржаним архитектурама.

Основни доприноси рада су: 1) имплементација комплетне подршке за mipsel варијанту MIPS архитектуре у оквиру свих слојева Dart виртуелне машине; 2) омогућавање извршавања Flutter апликација са графичким корисничким интерфејсом на уређајима са MIPS процесорима; 3) потврда да је архитектура Dart виртуелне машине довољно модуларна да омогући додавање потпуно нове процесорске архитектуре.

5. Закључак и предлог

Кандидат Александар Ђајић је у свом мастер раду успешно реализовао проширење пројекта Dart SDK подршком за процесорску архитектуру MIPS, развивши имплементацију која омогућава да се програми написани у програмском језику Dart преводе и извршавају на уређајима са MIPS процесорима. Исправност имплементације потврђена је постојећим скупом тестова Dart SDK пројекта, најпре под емулатором, а затим и на стварном MIPS хардверу.

Кандидат је исказао самосталност и систематичност у поступку израде мастер рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Александра Ђајића прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 15.10.2026. године

Чланови комисије:

др Драган Бојић Редовни професор
сагласан, 14.10.2026.

Михајло Огризовић Асистент
сагласан, 15.10.2026.