

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 21.05.2025 године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Димитрије Татомировић под насловом „Акцелератор за 5G OFDM на PCIe FPGA платформи“. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Димитрије Татомировић је рођен 29.08.2000. године у Сремској Митровици. Завршио је основну школу „Бошко Палковљевић Пинки“ у Сремској Митровици. Уписао је Митровачку Гимназију у Сремској Митровици коју је завршио са одличним успехом. Електротехнички факултет уписао је 2019. године. Дипломирао је на одсеку за Електронику 2023. године са просечном оценом 9,45. Завршни рад под насловом „Хардверска реализација LDPC кодера за DVB-S2x стандард“ одбранио је у августу 2023. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронику и дигиталне системе уписао је у октобру 2023. године. Положио је све испите са просечном оценом 8,80.

2. Извештај о студијском истраживачком раду

Кандидат Димитрије Татомировић је као припрему за израду мастер рада урадио истраживање релевантне литературе која се односи на област којој припада тема мастер рада. Конкретно, анализирана је документација за 5G стандард и примена OFDM модулације у овом стандарду. Поред тога, анализирана је и документација за PCIe QDMA контролер и његов драјвер, као и документација за DPDK окружење. Анализом ове документације одређена је архитектура хардверског акцелератора, као и драјвера који се користи за комуникацију са самим акцелератором.

3. Опис мастер рада

Мастер рад обухвата 52 стране, са укупно 31 сликом, 4 табеле и 9 референци. Рад садржи увод, 6 поглавља и закључак (укупно 8 поглавља), списак коришћене литературе, списак слика и списак табела.

Прво поглавље представља увод у коме су описани предмет и циљ рада. Описана је 5G инфраструктура 5G RAN-а, као и разлози за реализацију акцелератора.

У другом поглављу је дат теоријски увод у OFDM модулацију и демодулацију, проблеми који се јављају и решења која се примењују у 5G стандарду.

У трећем поглављу је описана архитектура хардвера, описане су индивидуалне компоненте и објашњене функционалности PCIe QDMA контролера, режими рада и конфигурација коришћена у раду.

У четвртм поглављу описано је DPDK окружење, при чему је приказана архитектура окружења, основне библиотеке и њихове функционалности, као и детаљан опис BBDEV библиотеке која се користи у раду.

Пето поглавље детаљно описује имплементацију драјвера. Ово поглавље обухвата анализу тренутне имплементације QDMA драјвера, као и модификације које су унете. Поред тога, описане су и модификације које су унете у DPDK окружење како би се обезбедио интерфејс за комуникацију са хардверским акцелератором.

У шестом поглављу приказана је имплементација апликације коришћене за тестирање функционалности акцелератора, при чему је приказан начин коришћења DPDK окружења и интерфејса имплементираниог за комуникацију са хардверским акцелератором.

У седмом поглављу приказани су резултати рада у виду хардверског заузећа акцелератора на једног FPGA платформи, као и саме перформансе акцелератора.

Осмо поглавље представља закључак у коме су сумирани резултати и предлози за даљи рад.

4. Анализа са кључним резултатима

Мастер рад дипл. инж. Димитрија Татомировића бави се имплементацијом акцелератора за 5G OFDM на PCIe FPGA платформи.

Хардвер је пројектован у језику VHDL и коришћењем стандардних IP језгара, док је драјвер за акцелератор имплементиран у C програмском језику, а тест апликација у C++ и Python програмским језицима. Основни доприноси рада су: 1) анализа примене OFDM модулације и демодулације у 5G стандарду; 2) FPGA имплементација OFDM модулятора и демодулатора и интеграција са QDMA контролером; 3) имплементација драјвера за OFDM акцелератор у DPDK окружењу.

5. Закључак и предлог

Кандидат Димитрије Татомировић је у свом мастер раду успешно решио проблем имплементације акцелератора за 5G OFDM на PCIe FPGA платформи. Мастер рад обухвата детаљан приказ OFDM модулације и примене у 5G стандарду. Посебан допринос је у приказу имплементације акцелератора којим се омогућава једноставна интеграција у 5G инфраструктуру.

Кандидат је исказао самосталност и систематичност у своме поступку као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Димитрија Татомировића прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 12.10.2025. године

Чланови комисије:

др Владимир Петровић Доцент
сагласан, 09.10.2025.

др Драгомир Ел Мезени Доцент
сагласан, 12.10.2025.

др Владимир Рајовић Ванредни професор
сагласан, 09.10.2025.