

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 17.06.2026 године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Марија Маринковић под насловом „Дизајн и имплементација кеш меморија у наменским рачунарским системима“. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Марија Маринковић је рођена 30.05.2000. године у Ћуприји. Завршила је ОШ „Јован Јовановић Змај“, као ђак генерације, и Средњу школу „Свилајнац“ смер Гимназија, као носилац Вукове дипломе. Добитница је више I, II и III награда на државним такмичењима из Физике у основној и средњој школи. Основне академске студије на Електротехничком факултету Универзитета у Београду уписала је 2019. године, и завршила их је на одсеку за Електронику 2023. године са просечном оценом 9,69, и одбраном завршног рада у септембру 2023. године са оценом 10. Мастер академске студије на Електротехничком факултету Универзитета у Београду уписала је у октобру 2023. године на модулу Електроника и дигитални системи.

2. Извештај о студијском истраживачком раду

Кандидат Марија Маринковић је као припрему за израду мастер рада истражила релевантну литературу из области архитектуре и организације рачунара, кеш меморија и дигиталног пројектовања у HDL језицима. Анализирала је технике пресликавања, политике уписа, алгоритме замене и механизме предовлачења података, као и њихов утицај на стопу погодака, латенцију и меморијски саобраћај. Циљ рада био је да се, поред теоријске анализе, у језику Verilog реализују параметризовани модели кеш меморија и да се њихово понашање функционално провери и упоређи у контролисаном симулационом окружењу

3. Опис мастер рада

Мастер рад обухвата 79 страна, 6 слика и 18 табела. Рад садржи увод, седам тематских поглавља и закључак, списак коришћене литературе са 27 референци, списак слика, списак табела и прилог са изабраним исечцима Verilog кода.

Прво поглавље представља увод у којем су изложени значај кеш меморије, принципи временске и просторне локалности, циљеви рада и преглед реализованих архитектура и оптимизација.

У другом поглављу описане су технике асоцијативног, директног и сет-асоцијативног пресликавања, подела меморијске адресе и утицај организације кеша на сложеност и конфликтне промашаје.

Треће поглавље садржи преглед политика уписа, са посебним освртом на политике одложеног уписа и довођења блока при промашају уписа, које су примењене у реализованим моделима.

У четвртм поглављу дефинисане су метрике коришћене за анализу: стопа погодака и промашаја, просечна латенција, број DRAM читања, број враћања модификованих блокова, укупан блоковски саобраћај и додатне метрике префечера и SHiP-Mem предиктора.

Пето поглавље описује заједничке параметре система и самопроверавајући тестбенч.

У шестом поглављу приказани су пројектовање, Verilog реализација и поређење директно мапираног и четвороструко сет-асоцијативног кеша са политикама write-back и write-allocate.

Седмо поглавље посвећено је алгоритмима Random, FIFO, LRU, PLRU и SRRIP, као и SHiP-Mem предиктору заснованом на меморијским регионима. Приказани су механизми избора жртве, потребни метаподаци и резултати добијени у заједничким и наменским фазама тестирања.

Осмо поглавље обрађује предовлачење података. Реализовани су основни next-line префечер, филтрирана next-line варијанта и префечер са детекцијом позитивног и негативног нејединичног корака, а њихови резултати упоређени су са PLRU моделом без предовлачења.

Девето поглавље садржи закључак, преглед остварених резултата, ограничења реализованог система и могуће правце даљег развоја.

4. Анализа са кључним резултатима

Мастер рад дипл. инж. Марије Маринковић бави се пројектовањем, имплементацијом и упоредном анализом кеш меморија у наменским рачунарским системима. Реализовани су параметризовани RTL

моделу директно мапираног и четвороструко сет-асоцијативног кеша, повезани са моделом DRAM меморије. Сви модели користе блокове од четири 32-битне речи, политику write-back и политику write-allocate. У оквиру сет-асоцијативне организације реализовани су алгоритми Random, FIFO, LRU, PLRU и SRRIP, а SRRIP модел је проширен SHiP-Mem предиктором који на основу меморијског региона прилагођава почетну RRPV вредност новог блока.

Реализована су и три механизма предовлачења: неконтролисани next-line префечер, филтрирани next-line префечер и префечер са детекцијом нејединичног корака. Функционална исправност свих модела проверена је самопроверавајућим тестбенчем који садржи референтну меморију, моделе очекиваног стања кеша, провере интерфејсног протокола и детерминистичка оптерећења са секвенцијалним, конфликтним, случајним и циљаним приступним обрасцима.

Резултати су показали да сет-асоцијативна организација смањује конфликтне промашаје у односу на директно мапирани кеш. На скупу од 21.908 процесорских захтева највећу укупну стопу погодака остварио је SHiP-Mem модел са 52,387%, затим SRRIP са 52,100% и LRU са 51,684%. У поређењу техника предовлачења, префечер са кораком достигао је ефективну стопу погодака од 53,536% и просечну латенцију од 10,725 циклуса, уз незнатно повећање броја DRAM читања у односу на PLRU модел без предовлачења.

Основни доприноси рада су: 1) јединствена параметризована RTL основа за више кеш организација; 2) реализација и поређење пет алгоритамена замене и SHiP-Mem предиктора; 3) реализација и анализа три технике предовлачења; 4) развој самопроверавајућег окружења које поред функционалне исправности мери латенцију и меморијски саобраћај.

5. Закључак и предлог

Кандидат Марија Маринковић је у свом мастер раду успешно анализирила утицај организације кеш меморије, алгоритма замене и технике предовлачења на перформансе меморијског система и реализовала одговарајуће параметризоване RTL моделе у језику Verilog.

Кандидат је исказала самосталност и систематичност у поступку израде мастер рада, као и способност да теоријска знања из области архитектуре рачунара и дигиталног пројектовања примени при развоју, верификацији и анализи сложенијих хардверских модела.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Марије Маринковић прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 27.08.2026. године

Чланови комисије:

др Лазар Сарановац Редовни професор
сагласан, 27.08.2026.

др Драгомир Ел Мезени Доцент
сагласан, 27.08.2026.

др Харис Туркмановић Асистент
сагласан, 27.08.2026.