

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 06.06.2023. године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Милоша Недића под насловом „Развој модула за комуникацију између серијског и паралелног протокола”. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Милош Недић је рођен 25.12.1998. године у Београду. Завршио је основну школу „Браћа Јерковић” у Београду са одличним успехом. Уписао је Четврту гимназију у Београду коју је завршио такође са одличним успехом. Електротехнички факултет уписао је 2017. године. Дипломирао је на одсеку за Електронику 2022. године са просечном оценом 7,5. Дипломски рад са темом „Верификационо окружење за контролу преноса података добијених комбиновањем серијске и паралелне комуникације” одбранио је у септембру 2022. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронику и дигиталне системе уписао је у октобру 2022. године. Положио је све испите са просечном оценом 9,40.

2. Извештај о студијском истраживачком раду

Кандидат Милош Недић је као припрему за израду мастер рада спровео истраживање релевантне литературе која се односи на методологије и поступке који се спроводе током пројектовања сложених дигиталних система на чипу. Конкретно, изучавани су модули за конекцију између серијских и паралелних протокола. Истраживањем су утврђене предности имплементације хардверских мостова (bridge). Након обављеног студијског истраживачког рада, кандидат је приступио изради мастер рада.

3. Опис мастер рада

Мастер рад обухвата 41 страну и организован је у 9 поглавља, са 31 сликом и 6 табела. На крају рада је наведен списак коришћене литературе.

Прво поглавље представља уводу у коме је описан предмет и циљ рада.

У другом поглављу је укратко описана потреба за хардверским мостом између два различита комуникациона протокола у системима на чипу, а затим је приказана блок шема APB2I2C модула и описана његова архитектура.

Треће поглавље садржи опис реализације APB стране, основних циклуса које овај протокол подржава, као и реализације машине стања за APB slave део унутар комуникационог модула.

Четврто поглавље је посвећено I2C протоколу, опису протокола, реализацији I2C master и slave стране, као и њиховој комуникацији са одговарајућим FIFO меморијама.

Пето поглавље представља опис FIFO контролера, начин на који управља FIFO меморијом, као и начин на који се генеришу контролни и статусни сигнали.

У шестом поглављу дат је преглед регистарског блока, регистара које блок садржи и описи појединих битова унутар самих регистара.

У поглављу седам је описан поступак тестирања APB2I2C модула директним задавањем тест вектора и приказани су резултати. Код је писан у Verilog-у, за развојно окружење коришћен је Vivado, а симулације директних тестова су урађене у Cadence SimVision-у.

Осмо поглавље је посвећено томе како се овај модул може искористити за едукацију из области функционалне верификације хардвера, дати су предлози за уметнуте грешке и смернице за верификацију модула UVM методологијом.

Девето поглавље је закључак у оквиру кога су резимирани резултати имплементације APB2I2C комуникационог модула.

4. Анализа рада са кључним резултатима

Мастер рада дипл. инж. Милоша Недића се бави имплементацијом модула за комуникацију између различитих протокола у оквиру система на чипу. За имплементацију су изабрани APB и I2C протоколи, односно паралелни и серијски протокол који су релативно једноставни, са циљем да се пројектовани модул користи за едукацију из области функционалне верификације хардвера. Идеја је да се APB2I2C модул инстанцира као DUT (*Design Under Test*) у верификационом окружењу које би било пројектовано према UVM методологији. Због тога је на крају овог рада дато неколико идеја за уметање грешака различитог типа у дизајн модула како би се покрили одређени аспекти у процесу верификације.

Главни доприноси мастер рада су успешно развијен APB2I2C комуникациони модул и осмишљене модификације кода које током верификације модула захтевају креирање различитих тест сценарија по UVM методологији, те су погодне за едукацију у тој области.

5. Закључак и предлог

Кандидат Милош Недић је у свом мастер раду успешно имплементирао комуникациони модул за конверзију и складиштење података између APB паралелног и I2C серијског протокола. Поред основне намене коју овај модул може имати у системима на чипу, предвиђено је да се користи као DUT у оквиру интерактивног окружења за едукацију студената у области дигиталне верификације хардвера.

Кандидат је показао високу самосталност и систематичност, као и иновативне приступе у решавању проблема који су се појавили током израде овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад „Развој модула за комуникацију између серијског и паралелног протокола” дипл. инж. Милоша Недића прихвати као мастер рад и кандидату одобри усмену одбрану.

Београд, 12.09.2024. године

Чланови комисије:

Др Јелена Поповић Божовић, доцент

Др Радивоје Ђурић, вандредни професор