

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 06.06.2023. године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Николе Вулиновића под насловом „Хардверска реализација модулятора и демодулатора за APSK модулацију”. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Никола Вулиновић је рођен 19.02.1997. године у Пљевљима. Завршио је основну школу „Јосиф Панчић” у Београду. Уписао је средњу Електротехничку школу у Београду коју је завршио са одличним успехом. Током школовања учествовао је на државним такмичењима из Основа електротехнике 2 и Електронике. Електротехнички факултет уписао је 2016. године. Дипломирао је на одсеку за Електронику 2021. године са просечном оценом 8,80. Завршни рад под насловом „Интегрисани широкопојасни CMOS RF појачавач снаге” одбранио је у септембру 2021. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронику и дигиталне системе уписао је у октобру 2021. године. Положио је све испите са просечном оценом 9,80.

2. Извештај о студијском истраживачком раду

Кандидат Вулиновић Никола је као припрему за израду мастер рада урадио истраживање релевантне литературе која се односи на област којој припада тема мастер рада. Конкретно, анализирана су постојећа решења и проблеми у области меких метода за демодулацију APSK модулационих шема (енгл. *Amplitude and phase-shift keying*). Истраживањем области утврђено је да постоје различита решења која се користе за израчунавање меких информација за демодулацију, као што су: Конвенционална Еуклидска ML (енгл. *Maximum likelihood*) метода, метода заснована на поједностављеним НДТ (енгл. *Hard Decision Threshold*) линијама и *Max-log* метода. Анализом решења и перформанси утврђено је да *Max-log* представља перспективно решење. У даљем раду анализирани су перформансе софтверским имплементација и алгоритма као и перформансе софтверских модела хардвера која користи бројеве са фиксним зарезом. Осмишљен је начин да се дати алгоритам имплементира у FPGA технологији, а затим и имплементиран и верификован у језику за опис хардвера VHDL.

3. Опис мастер рада

Мастер рад обухвата 74 стране, са укупно 69 слика, 5 табела и 9 референци. Рад садржи увод, 4 поглавља и закључак (укупно 6 поглавља), списак коришћене литературе, списак слика и списак табела.

Прво поглавље представља увод у коме су описани предмет и циљ рада. Описана је поставка проблема као и разлози за реализацију алгоритма на програмабилној хардверској платформи.

У другом поглављу је дат теоријски увод у теорију детекције, APSK модулациону шему, као и модел линеарног пријемника.

У трећем поглављу је описана архитектура алгоритма за демодулацију APSK симбола, описане су измене које су извршене над постојећим апроксимативним алгоритмом доступним

у литератури и детаљно је представљена примена алгоритма на модулационе шеме из DVB-S2X стандарда. Сем тога, описана је и сложеност архитектуре, предности и ограничења.

У четвртом поглављу су представљени софтверски модели различитих алгоритама за демодулацију као и окружење за мерење и поређење перформанси алгоритама. Дат је преглед аритметике са фиксним зарезом, описана је библиотека за израчунавања са фиксним зарезом, а затим су дати детаљи софтверског референтног модела који је коришћен за одређивање параметара архитектуре. Приказани су резултати утицаја квантизације и аритметике са фиксним зарезом на перформансе демодулације.

Пето поглавље детаљно описује хардверску реализацију. Дат је детаљан преглед хијерархије хардвера. Описана је имплементација свих индивидуалних компоненти, хардверска сложеност и приложени су резултати симулација након синтезе, као и извештаји о заузећу FPGA ресурса.

4. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Николе Вулиновића бави се проблематиком хардверске имплементације модулятора и демодулатора за APSK модулациону шему у контексту DVB-S2X стандарда за сателитску комуникацију.

Хардвер је пројектован у језику VHDL, док је софтверски модел хардвера имплементиран у програмским језицима Пајтон и C++.

Основни доприноси рада су: 1) анализа и оптимизација алгоритма за APSK демодулацију погодног за реализацију у хардверу; 2) развој прецизног софтверског модела у аритметици са фиксним зарезом помоћу кога се могу одредити сви потребни параметри хардверске компоненте за тражену вероватноћу грешке; 3) FPGA имплементација APSK модулятора и демодулатора за DVB-S2X стандард.

5. Закључак и предлог

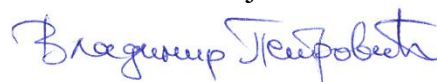
Кандидат Никола Вулиновић је у свом мастер раду успешно решио проблем имплементације модулятора и демодулатора за APSK модулацију. Мастер рад обухвата детаљну анализу архитектура хардвера са аспекта хардверске сложености и тачности израчунавања. Посебан допринос је у модификацији оригиналног алгоритма којом се оптимизује искоришћење ресурса и омогућава коришћење идентичног хардвера за демодулисање свих модулација дефинисаних стандардом DVB-S2X.

Кандидат је исказао самосталност и систематичност у своме поступку као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Николе Вулиновића прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 13.09.2024. године

Чланови комисије:



Др Владимир Петровић, доцент



Др Драгомир Ел Мезени, доцент