

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 06.06.2023. године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Исидора Агатоновић под насловом „Развој и тестирање акцелератора дигиталне обраде слике коришћењем PYNQ платформе“. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Исидора Агатоновић је рођена 27.05.1998. године у Београду. Завршила је основну школу „Бранко Радичевић“ у Београду као вуковац. Уписала је Девету гимназију „Михаило Петровић Алас“ у Београду коју је завршила као вуковац. Електротехнички факултет уписала је 2017. године. Дипломирала је на одсеку за Електорнику 2021. године са просечном оценом 8,10. Дипломски рад одбранила је у септембру 2021. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронику и дигиталне системе уписала је у октобру 2021. године.

2. Извештај о студијском истраживачком раду

Кандидат Исидора Агатоновић је као припрему за израду мастер рада урадила истраживање релевантне литературе која се односи на област којој припада тема мастер рада. Конкретно, анализирани су различити приступи реализацији алгоритама дигиталне обраде слике, са посебним освртом на системе који имају захтев рада у реалном времену. Разматране су предности и мане потпуно софтверске реализације коришћењем процесора опште намене и потпуно хардверске реализације имплементацијом модула у оквиру *FPGA (Field Programmable Gate Array)* чипа. У оквиру истраживачког рада посебан акценат је стављен на решења која комбинују претходна два приступа *Hardware/Software Co-Design* и коришћење система на чипу (енг. *System on Chip*). За потребе интеграције и тестирања пројектованих акцелератора дигиталне обраде слике анализирана је платформа *PYNQ (Python Productivity for Zynq)* која омогућава једноставну контролу хардверског дела система коришћењем *Python* програмског језика.

3. Опис мастер рада

Мастер рад обухвата 58 страна, са укупно 58 слика, 4 табеле и 26 референци. Рад садржи увод, 3 поглавља и закључак (укупно 5 поглавља), списак коришћене литературе, списак скраћеница, списак слика и списак табела.

Прво поглавље представља увод у коме су описани предмет и циљ рада. Описана је предност коришћења система на чипу за реализацију система за дигиталну обраду слике у реалном времену. Дат је кратак опис платформе на којој је систем имплементиран и окружења у којем је систем тестиран.

У другом поглављу је приказана архитектура целокупног система који омогућава прихватање фрејмова са веб камере, њихову обраду коришћењем пројектованих хардверских акцелератора и приказ обрађеног видео сигнала на екстерном дисплеју, у реалном времену. На почетку поглавља су описане карактеристике коришћене веб камере као и могући начини

конфигурације и контроле. Након тога је описана структура *Zynq7* процесорског система и *PYNQ Image* који се користи за његову конфигурацију. Затим су описани модули који омогућавају пренос података са камере до акцелератора и са акцелератора до дисплеја. Поред детаљног описа самих модула и њихове улоге у систему, приказани су различити такт домени о образложени методи синхронизације који су коришћени приликом преноса података.

У трећем поглављу су укратко представљени алгоритми дигиталне обраде слике који се имплементирају, детаљно је описана хардверска архитектура акцелератора и приложене су информације о заузећу *FPGA* ресурса након имплементације.

У четвртм поглављу је описано окружење за тестирање реализованог система коришћењем *PYNQ* платформе и *Python* програмског језика. Дат је приказ фајлова који се користе за тестирање, приказан је *Python* код из којег процесорска страна комуницира са хардвером, детаљно је објашњено конфигурисање хардвера из софтвера и на крају поглавља су представљени резултати тестирања на статичним сликама с тим што је описан и део кода којим се систем тестира у реалном времену.

Пето поглавље је закључак у оквиру кога су резимирани резултати рада и дат је предлог даљих могућих унапређења.

4. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Исидоре Агатоновић се бави проблематиком имплементације и тестирања акцелератора система дигиталне обраде слике у реалном времену коришћењем система на чипу. Хардверски акцелератори су реализовани у програмабилној логици *FPGA* чипа док је за тестирање коришћена *PYNQ* платформа и програмски језик *Python*. Тиме је омогућено да се аквизиција фрејмова са камере контролише софтверски док се сама обрада реализује коришћењем хардверских акцелератора.

Основни доприноси рада су: 1) реализација система којим се омогућава тестирање хардверских акцелератора дигитална обраде слике у реалном времену 2) једноставна контрола тока података из *Python* програмског језика 3) имплементација акцелератора за детекцију ивица и еквализацију хистограма којима су демонстриране могућности реализованог система.

5. Закључак и предлог

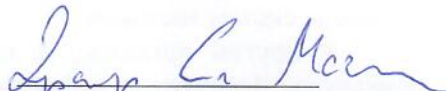
Кандидат Исидора Агатоновић је у свом мастер раду реализовала платформу која омогућава интеграцију и тестирање хардверских акцелератора дигиталне обраде слике коришћењем *Python* програмског језика. Ове могућности су успешно демонстриране на примеру два типа акцелератора који су искоришћени за обраду видео сигнала у реалном времену.

Кандидат је исказао самосталност и систематичност у своме поступку као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Исидоре Агатоновић прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 30.08.2024. године

Чланови комисије:


Др Драгомир Ел Мезени, доцент


Др Владимир Петровић, доцент