

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 30.05.2023. године именovalo нас је у Комисију за преглед и оцену мастер рада дипл. инж. Милене Милић под насловом „Развој верификационог окружења за SPI Master модул”. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Милена Милић је рођена 28.07.1998. године у Београду. Основну школу „Јован Јовановић Змај” у Обреновцу је завршила као ученик генерације. Уписала је Техничку школу у Обреновцу коју је завршила као носилац дипломе „Вук Стефановић Караџић”. Електротехнички факултет уписала је 2017. године. Дипломирала је на одсеку за Електронику 2021. године са просечном оценом 7,96. Дипломски рад одбранила је у септембру 2021. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронику и дигиталне системе, уписала је у октобру 2021. године.

2. Извештај о студијском истраживачком раду

Кандидаткиња Милена Милић је као припрему за израду мастер рада урадила истраживање релевантне литературе која се односи на област којој припада тема мастер рада. Конкретно, изучавана је UVM (*Universal Verification Methodology*) методологија и *SystemVerilog*, језик за опис и верификацију хардвера. Истраживањем области утврђено је да су *SystemVerilog* и UVM методологија погодни за верификацију жељеног модула. Након обављеног студијског истраживачког рада, кандидаткиња је приступила изради тезе.

3. Опис мастер рада

Мастер рад обухвата 52 стране, са укупно 68 слика, 3 табеле и 11 референци. Рад садржи увод, 5 поглавља и закључак (укупно 7 поглавља) и списак коришћене литературе.

Прво поглавље представља увод у коме су описани предмет и циљ рада.

У другом поглављу је описан процес функционалне верификације хардвера и које све врсте верификације постоје.

У трећем поглављу су укратко описани UVM методологија, као и UVM компоненте које чине једно верификационо окружење.

Четврто поглавље детаљно описује *Wishbone* протокол. Такође, представљена је и верификација *Wishbone* интерфејсног UVC-a.

У оквиру петог поглавља описан је SPI протокол, као и верификација SPI UVC-a ког чине један *master* и више *slave-ова*.

У шестом поглављу приказана је архитектура и опис функционалности SPI Master модула, који користи *Wishbone* за пријем и SPI протокол за слање података, а може се конфигурирати за слање речи променљиве дужине, до 128 бита. Дат је преглед регистара овог модула. Приказан је процес верификације, креирање и примена регистарског модела.

Седмо поглавље је закључак у оквиру кога су сумирани резултати имплементације и наведено шта би додатно могло да се уради како би резултати били унапређени.

4. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Милене Милић се бави пројектовањем верификационог окружења за SPI Master модул. Тема рада припада области функционалне верификације хардвера која је веома актуелна и представља важан сегмент током пројектовања интегрисаних система на чипу. За имплементацију верификационе компоненте је коришћена UVM (*Universal Verification Methodology*) методологија и SystemVerilog језик који данас представљају индустријски стандард у овој области. У раду су имплементирани регистарски модел и регистарске секвенце за поменути компоненту. Имајући у виду да су интерфејси блокова унутар неког дигиталног система на чипу углавном стандардизовани, могуће је изнова користити исте верификационе компоненте, па треба водити рачуна да њихов код буде конфигурабилан. То је случај са верификационом компонентом која је развијена у овом раду, која користи *Wishbone* за пријем и SPI протокол за слање података, а може се конфигурисати по потреби, за слање речи променљиве дужине до 128 бита. Имплементирана компонента је тестирана коришћењем *NCSim* симулатора компаније Cadence.

Главни допринос рада је успешна реализација верификационог окружења за SPI Master модул са имплементираним регистарским моделом. Развијена компонента је конфигурабилна и написани код се може користити за верификацију дигиталних система на чипу у којима се користе поменути протоколи за слање података променљиве дужине до 128 бита.

5. Закључак и предлог

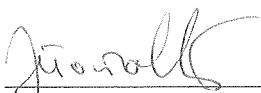
Кандидаткиња Милена Милић је у свом мастер раду успешно решила проблем пројектовања верификационог окружења за SPI Master модул, који се може користити за верификацију дигиталних система на чипу у којима се користе *Wishbone* за пријем и SPI протокол за слање података променљиве дужине, до 128 бита.

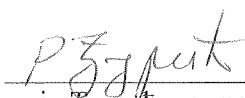
Кандидаткиња је исказала самосталност и систематичност, као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад „Развој верификационог окружења за SPI Master модул” дипл. инж. Милене Милић прихвати као мастер рад и кандидаткињи одобри јавну усмену одбрану.

Београд, 31.08.2023. године

Чланови комисије:


Др Јелена Поповић Божовић, доцент


Др Радивоје Бурић, ванредни професор