



# УНИВЕРЗИТЕТ У БЕОГРАДУ - ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ

Булевар краља Александра 73, 11000 Београд, Србија

Тел. 011/324-8464, Факс: 011/324-8681

## КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 30.03.2021. године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Софије Митровић под насловом „Функционална и формална верификација модула за контролу саобраћаја на локалној рачунарској мрежи“. Након прегледа материјала Комисија подноси следећи

### ИЗВЕШТАЈ

#### 1. Биографски подаци кандидата

Софија Митровић је рођена 05.02.1996. године у Београду. Завршила је основну школу "Јован Миодраговић" у Београду као носилац Вукове дипломе. Гимназију је завршила у Београду 2015. године, такође као носилац Вукове дипломе. Електротехнички факултет у Београду уписала је 2015. године, на одсеку Електротехника и рачунарство. Дипломирала је у септембру 2019. године на Модулу за рачунарску технику и информатику са просечном оценом на испитима 9,29, на дипломском 10. Мастер студије на Електротехничком факултету у Београду је уписала октобра 2019. на Модулу за рачунарску технику и информатику. Положила је све испите са просечном оценом 10.

#### 2. Опис мастер рада

Мастер рад обухвата 74 стране, са укупно 42 слике, 5 табела и 10 референци. Рад садржи увод, 5 поглавља и закључак (укупно 7 поглавља) и списак коришћене литературе, списак скраћеница, списак слика, списак табела и прилоге са програмским кодом.

Прво поглавље је увод у којем је дат осврт на верификацију и њен значај у развоју хардвера. Наведене су верификационе методе које ће бити приказане и упоређене у остатку рада. На крају је дат преглед осталих поглавља.

У другом поглављу је дат преглед постојећих верификационих метода, њихова подела и познате предности, мане и примери употребе.

У трећем поглављу је дат опис проблема и претпоставки под којима се решава. Приказан је модул над којим ће се спровести верификационе методе. Описане су функционалности модула, приказани су архитектура и начин употребе модула.

Четврто поглавље даје детаљан опис функционалне верификације. Приказани су алати који ће се користити, а затим је описано *UVM* окружење које је имплементирано за потребе функционалне верификације. На крају поглавља приказани су тестови који су покренути, као и резултати постигнути том приликом.

Пето поглавље даје детаљан опис формалне верификације. Приказан је алат који се користи за формалну верификацију, а затим и поступак примене формалне анализе на неколико блокова главног модула.

Шесто поглавље представља упоредну анализу две примењене верификационе методе. Описане су сличности и разлике, као и предности и мане коришћених метода. Упоређени су постигнути резултати коришћених метода на коришћеном конкретном модулу, након чега је анализирана примена коришћених метода у општем случају.

Седмо поглавље даје закључак, који даје осврт на целокупан рад и приказује завршно разматрање коришћених верификационих метода за верификацију хардверског модула. На

крају закључка предложена су могућа унапређења и проширења приказаних приступа са циљем да се верификација учинити потпунијом.

### 3. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Софије Митровић се бави проблематиком верификације хардверског дизајна коришћењем два различита верификациона приступа. Први приказани приступ је функционална верификација заснована на *UVM* методологији и алатима за симулацију хардвера. Други приступ је формална анализа која се заснива на исцрпном тестирању свих комбинација улаза и излаза дизајна кроз описе посебним исказима и употребу алата за формалну анализу.

Приказ и поређење поменутих верификационих метода урађени су на примеру модула за мултиплексирање саобраћаја који пристиже од две *MAC* јединице у *full-duplex* моду. Функционална верификација је спроведена над читавим модулом и за долазни и за одлазни саобраћај. Формална верификација је спроведена над мањим целинама поменутог модула које су довољне да се упореде постигнућа представљених метода и упоредно прикажу њихове предности и мане. У посебном фокусу при спровођењу и оцени обе верификационе методе је помоћ које методе пружају дизајнеру у циљу отклањања грешака у дизајну. Добијени резултати су приказани у виду процентуалне покривености функционалности и изворног кода описа дизајна модула.

Основни доприноси рада су: 1) приказ две основне методологије за верификацију дигиталног дизајна; 2) примена и упоредна анализа две верификационе методе, функционалне и формалне верификације, на примеру конкретног хардверског дизајна; 3) смернице за комбиновање поменутих верификационих метода, са посебним освртом на додатну вредност употребе формалне верификације на коришћеном примеру модула.

### 4. Закључак и предлог

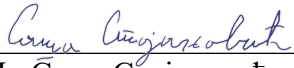
Кандидат Софија Митровић је у свом мастер раду успешно приказала проблем верификације хардверског дизајна коришћењем два различита верификациона приступа, од којих сваки има свој удео у свеукупно постигнутим резултатима, при чему је дата и упоредна анализа поменутих верификационих приступа. Предложена побољшања могу да употпуне процес верификације и да унапреде постигнуте резултате.

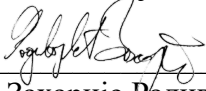
Кандидат је исказао самосталност и систематичност у своме поступку као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Софија Митровић прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 17.05.2021. године

Чланови комисије:

  
Др Саша Стојановић, доцент

  
Др Захарије Радивојевић,  
ванредни професор