



# УНИВЕРЗИТЕТ У БЕОГРАДУ - ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ

Булевар краља Александра 73, 11000 Београд, Србија

Тел. 011/324-8464, Факс: 011/324-8681

## КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 30.03.2021. године именовало нас је у Комисију за преглед и оцену мастер рада дипл. инж. Ирене Томановић под насловом „Хардверска имплементација SC-FDMA модема за фреквенцијски селективне канале“. Након прегледа материјала Комисија подноси следећи

### ИЗВЕШТАЈ

#### 1. Биографски подаци кандидата

Ирена Томановић је рођена 03.07.1996. године у Београду. Завршила је основну школу "Никола Тесла" у Београду као вуковац. Уписала је XIII београдску гимназију у Београду, коју је такође завршила као вуковац. Током школовања освојила је више награда на државним такмичењима из математике. Електротехнички факултет уписала је 2015. године. Дипломирала је на одсеку за Електронику 2019. године са просечном оценом 9,57. Дипломски рад одбранила је у септембру 2019. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за Електронику уписала је у октобру 2019. године. Положила је све испите са просечном оценом 10.

#### 2. Опис мастер рада

Мастер рад обухвата 47 страна, са укупно 35 слика, 6 табела и 23 референце. Рад садржи увод, 4 поглавља и закључак (укупно 6 поглавља), списак коришћене литературе, списак скраћеница, списак слика и списак табела. Мастер рад је написан на енглеском језику.

Прво поглавље представља увод у коме су описаны предмет и циљ рада. Истакнут је значај бежичних телекомуникационих система, и назначено је да је у таквим системима фреквенцијски селективно слабљење сигнала један од највећих изазова. Предложено је хардверско решење SC-FDMA модема, који значајно ублажава овај ефекат.

У другом поглављу је описан је феномен вишеструке пропагације сигнала, који заправо узрокује фреквенцијски селективно слабљење сигнала. Након тога, објашњени су OFDM и SC-FDMA алгоритми, који пружају робусност при трансмисији сигнала преко фреквенцијски селективног канала.

У оквиру трећег поглавља описана је архитектура имплементираних хардверских модула, као и искоришћени IP блокови. Најзначајнији аспект овог поглавља је детаљан приказ архитектуре DFT блока, при чему је фокус на подсистемима за генерирање адреса за приступ меморији и ротационих фактора.

У четвртом поглављу описан је софтверски симулатор система и наведени су усвојени параметри модела са фиксним зарезом. Приказани су резултати симулације за моделе са покретним и фиксним зарезом, као и утицај еквализатора на пријему. Поред тога, представљен је хардверски дизајн модема који је имплементиран на FPGA.

У оквиру петог поглавља приказане су постигнуте перформансе система. Наведена је искоришћеност FPGA ресурса и остварени проток. Додатно, измерене су SNR перформансе имплементираног модема за одabrani фреквенцијски селективан канал.

Шесто поглавље је закључак у оквиру кога су резимирани резултати рада и допринос тезе. Наведени су постигнути резултати имплементираног модема, као и његова главна примена. Дате су смернице за даљи развој и унапређење система.

### 3. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Ирене Томановић се бави проблематиком ефикасне хардверске имплементације SC-FDMA модема. Предложени систем примену може наћи у разноврсним телекомуникационим системима у којима је присутан проблем фреквенцијски селективног слабљења сигнала.

Модем је успешно имплементиран и тестиран на FPGA. Развијен је егзактан софтверски модел, а поклапање са хардвером је потврђено верификацијом у симулацији и тестирањем на хардверу.

Основни доприноси рада су: 1) предложена хардверска архитектура SC-FDMA модема; 2) реализација DFT блока за ширине улаза које нису степен броја два 3) модел са фиксним зарезом који је егзактан са реализованим хардвером; 4) анализа применљивости оваквог система.

### 4. Закључак и предлог

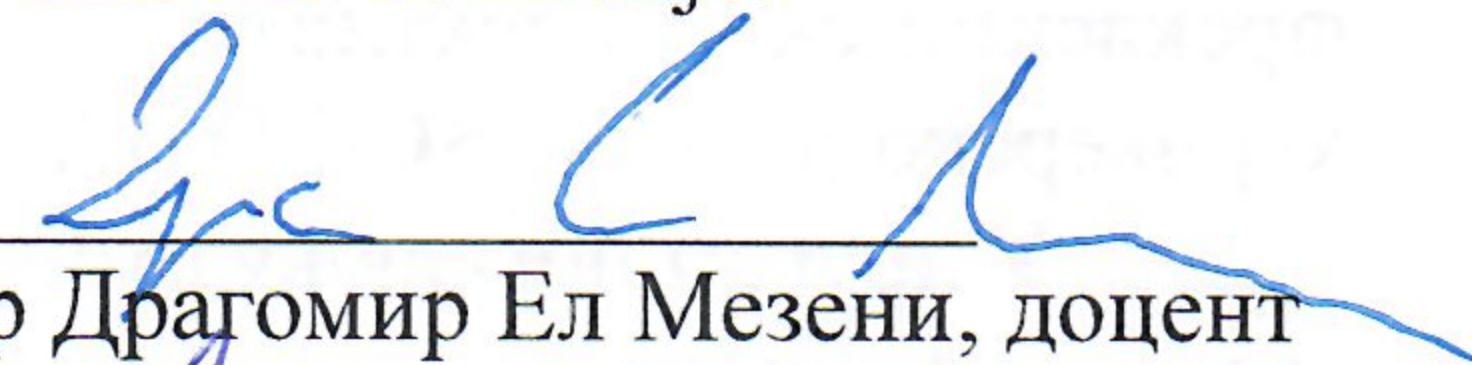
Кандидат Ирена Томановић је у свом мастер раду успешно решила проблем ефикасне хардверске имплементације SC-FDMA модема. Овакав систем омогућава успешан пренос сигнала у условима фреквенцијски селективног канала. Хардверска имплементација је извршена у програмском језику VHDL, а софтверски модел реализован је у програмским језицима C++ и Python.

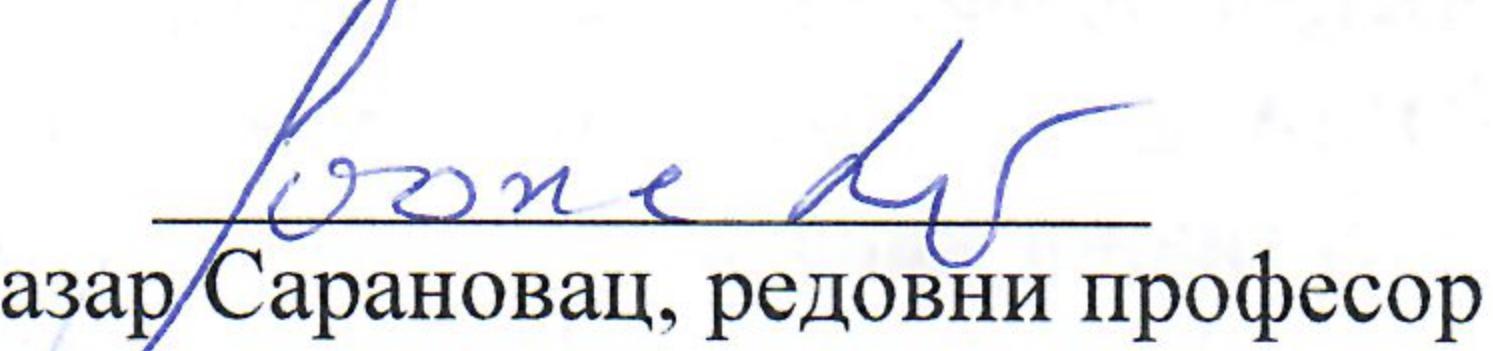
Кандидат је исказао самосталност и систематичност у своме поступку као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Ирене Томановић прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 15.04.2021. године

Чланови комисије:

  
Др Драгомир Ел Мезени, доцент

  
Др Лазар Сарановац, редовни професор