



# УНИВЕРЗИТЕТ У БЕОГРАДУ - ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ

Булевар краља Александра 73, 11000 Београд, Србија

Тел. 011/324-8464, Факс: 011/324-8681

## КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 11.06.2019. године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Драгана Дјаковић под насловом „Блок верификација MAC Merge Sublayer компоненте“. Након прегледа материјала Комисија подноси следећи

### ИЗВЕШТАЈ

#### 1. Биографски подаци кандидата

Драгана Дјаковић је рођена 07.04.1993. године у Бања Луци, Босна и Херцеговина. Завршила је првих шест разреда основне школе "Вељко Дугошевић" у Београду. Завршила је 7. и 8. разред основне школе у огледном одељењу при Математичкој гимназији у Београду. Завршила је Математичку гимназију у Београду. Електротехнички факултет уписала је 2012. године. Дипломирала је на одсеку за Електронику 2017. године са просечном оценом 7.44 на испитима и оценом 10 на завршном раду. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за Електронику, уписала је у октобру 2017. године. Положила је све испите са просечном оценом 9.20.

#### 2. Опис мастер рада

Мастер рад обухвата 61 страну, са укупно 17 слика, 7 табела и 12 референци. Рад садржи увод, 7 поглавља и закључак (укупно 9 поглавља) и списак коришћене литературе.

Прво поглавље представља увод у коме су описани предмет и циљ мастер рада. Представљена је основна функционалност модула који је потребно верификовати, са посебним освртом на интерфејсе модула.

У другом поглављу је дат опис UVM (*Universal Verification Methodology*) методологије. Описане су UVM библиотеке класа, UVM фазе, UVM factory и UVM систем порука. Посебан значај је дат UVM верификационим компонентама. Описана је улога сваке компоненте која ће касније бити израђена за потребе верификације MAC Merge Sublayer компоненте, као и њихова међусобна повезаност.

У трећем поглављу је приказана функционалност MAC Merge Sublayer компоненте. Описана је структура порука на интерфејсу, као и односи између порука са различитих интерфејса са освртом на *preemption* функционалност. Описани су сви интерфејси модула, као и саобраћај на тим интерфејсима. Дати су примери мултиплексирања и демултиплексирања порука.

Четврто поглавље детаљно описује архитектуру MAC Merge Sublayer компоненте. Посебно су описани сви подмодули ове компоненте као и њихова функционалност. Детаљно је анализирана улога сваког подмодула и описана веза са одговарајућим интерфејсом.

У оквиру петог поглавља је описан верификациони план. План садржи описе сценарија које је потребно покрити тестовима, опис провера на интерфејсу, као и план израде окружења потребног за верификацију. Према верификационом плану, верификационо окружење ће бити формирано инстанцирањем RMI (*Reduced Media Independent Interface*) ЕМАС верификационе компоненте.

Шесто поглавље представља израду универзалне верификационе компоненте потребне за верификацију RMI ЕМАС протокола. Посебно су описани трансакција, монитор, драјвер и секвенца верификационе компоненте.

Седмо поглавље приказује резултате тестирања верификационе компоненте за RМII ЕМАС протокол, у посебном окружењу направљеном за самотестирање верификационе компоненте.

У осмом поглављу је описан *testbench* за верификацију MAC Merge Sublayer модула на системском нивоу. Приказани су резултати верификације.

Девето поглавље представља закључак мастер рада и предлог за даља проширења.

### 3. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Драгане Дјаковић се бави проблематиком функционалне верификације MAC Merge Sublayer модула применом UVM методологије. Извршена је анализа функционалности и архитектуре модула који је било потребно верификовати. Пројектована је верификациона компонента за RМII (*Reduced Media Independent Interface*) ЕМАС протокол која је тестирана у посебном окружењу направљеном за самотестирање. Верификациона компонента је инстанцирана три пута на системском нивоу, по једном за сваки интерфејс модула у системском окружењу. Модул је тестиран на системском нивоу пратећи сценарије дефинисане у верификационом плану.

Основни доприноси рада су:

- 1) Анализа функционалности и архитектуре MAC Merge Sublayer модула са посебним освртом на *preemption* функционалност.
- 2) Примена UVM методологије на примеру израде RМII верификационе компоненте, тестирања верификационе компоненте, и тестирања самог MAC Merge Sublayer модула на системском нивоу.
- 3) Могућност наставка даље анализе и развоја верификационих компоненти на вишем нивоу апстракције у складу са UVM методологијом.

### 4. Закључак и предлог

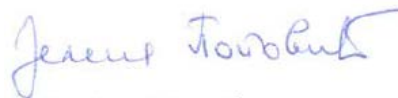
Кандидаткиња Драгана Дјаковић је у свом мастер раду успешно извршила функционалну верификацију MAC Merge Sublayer модула на системском нивоу коришћењем верификационе компоненте за RМII ЕМАС протокол коју је самостално пројектовала и тестирала. Предложено решење се може искористити за даљу верификацију система који користе овај модул, као и за анализу модула на вишем нивоу апстракције.

Кандидаткиња је исказала самосталност и систематичност у своме поступку, као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад под насловом „Блок верификација MAC Merge Sublayer компоненте“ дипл. инж. Драгане Дјаковић прихвати као мастер рад и кандидаткињи одобри јавну усмену одбрану.

Београд, 11. 09. 2020. године

Чланови комисије:



Др Јелена Поповић-Божовић, доцент



Др Радивоје Ћурић, ванредни професор