



УНИВЕРЗИТЕТ У БЕОГРАДУ - ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ

Булевар краља Александра 73, 11000 Београд, Србија

Тел. 011/324-8464, Факс: 011/324-8681

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

На седници Комисије за студије II степена Електротехничког факултета у Београду, која је одржана 7.7.2020. године, именовали смо Комисију за преглед и оцену мастер рада кандидата дипл. инж. Сандре Станојевић, под називом „Имплементација и верификација процесора за обраду слике“. Комисија је прегледала приложени рад и подноси следећи

Извештај

1. Биографски подаци о кандидату

Сандра Станојевић је рођена 12.09.1993. године у Београду. Завршила је основну школу "Ђорђе Крстић" у Београду као ђак генерације. Уписала је Тринаесту београдску гимназију коју је завршила као вуковац. Током школовања освојила је више првих награда на градским и државним такмичењима из српског језика, енглеског језика, математике и биологије. Електротехнички факултет уписала је 2012. године. Дипломирала је на одсеку за Електронику 2017. године са просечном оценом 8.24. Дипломски рад одбранила је у септембру 2017. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронику уписала је у октобру 2017. године. Положила је све испите са просечном оценом 10.

2. Опис и организација рада

Мастер рад кандидата обухвата 68 страна текста, заједно са списком литературе, и скраћеница, укупно 38 слика и 6 табела. Рад садржи увод, девет поглавља и закључак (укупно 11 поглавља), где је већина поглавља даље подељено на више одељака.

Увод даје уопштену слику тематике којом се бави ова мастер теза. Полази се од тога чиме је инспирисан рад, а потом описује проблематика и циљ истог.

У првом поглављу пролази се кроз опис имплементације самог дизајна, представљеног помоћу блок дијаграма. Састоји се из 4 потпоглавља. Прво потпоглавље даје дефиницију протокола и сигнала који чине спољне и унутрашње интерфејсе система, уз слику која илуструје примере трансакција. Наредна три потпоглавља дају опис инстанцираних модула. У другом потпоглављу је дат опис меморијске ћелије,

наведене су њене инстанце и за шта свака инстанца служи. Описан је механизам дељеног приступа од стране два клијента. Треће потпоглавље се бави регистарским блоком, који је детаљно описан у поглављу 5. У четвртном потпоглављу је дат опис механизма активације, деактивације и организације рада централне процесорске јединице.

Друго поглавље бави се периферијама процесора. Састоји се из пет потпоглавља. Свако потпоглавље описује посебну периферију и поткрепљено је сликама које представљају успешне резултате дигиталне обраде слике коришћењем дате периферије. У првом потпоглављу је описан начин на који је реализовано дељење, поткрепљено примером, које је као саставна компонента неопходно за *mean* филтрирање слике. Друго потпоглавље описује периферију која омогућава претварање слике из сиве у црно-белу методом поређења с прагом, наводећи релевантне регистре који се користе за смештање улазних, односно обрађених пиксела. Треће потпоглавље описује периферију која омогућава издвајање бит равни слике наводећи релевантне регистре који се користе за смештање улазних, односно обрађених пиксела. Четврто потпоглавље даје детаљан опис хардверске реализације проналажења медијана над скупом од 9, односно 25 вредности пиксела, поткрепљено шематским приказом и примерима. Пето потпоглавље даје опис реализације смањивања слике описивањем услова узимања одговарајућих пиксела у обзир у зависности од њихове позиције.

Треће поглавље је посвећено колор мапама, које су смештене у *look-up* табелу. Дат је списак мапа које постоје, начин одабира жељене колор мапе, примери успешне примене сваке од њих на улазну сиву слику као и организација и величина саме табеле.

Четврто поглавље се бави сетом инструкција које процесор препознаје и подржава. За сваку инструкцију је дат опис варијација у којима се она може јавити, као и мотива за постојањем датих варијација. Инструкције су затим побројане у табели, где су за сваки сегмент који представља једну целину дати његова битска позиција и значење.

Пето потпоглавље се фокусира на детаљан опис регистара, њихове величине, начина организације поља, типова приступа, итд. У склопу поглавља је дата табела у којој су систематизовани сви регистри с релевантним информацијама. Поглавље се даље дели на четири потпоглавља, од којих је свако подређено одговарајућим атипичним регистрима, детаљним описом њихове намене и мотивације за њиховим постојањем у систему.

Шесто поглавље даје опис верификационог окружења дизајна. Подељено је на три потпоглавља. Прво потпоглавље садржи блок дијаграм осмишљеног верификационог окружења, опис његових елемената, као и опис уграђеног *vr_ad* модела. У другом потпоглављу је дат осврт на појам *e* верификационих компонената и њихових карактеристика. У наставку је, уз пропратни дијаграм, детаљно описана конструкција и примена *APB e* верификационе компоненте у склопу окружења. Треће потпоглавље даје најпре детаљну теоријску позадину базичне библиотеке секвенци, а потом и садржај имплементираних библиотеке, приказане у склопу табеле, уз опис улоге коју има свака секвенца.

У седмом поглављу је дат опис *Spectan* тестова у смислу начина организације тока симулације. У наставку је дата табела која садржи све реализоване тестове и детаљан опис циља који спроводи сваки од њих.

Осмо поглавље је посвећено софтверским компонентама реализованим у систему. Поглавље се састоји из четири потпоглавља. У првом потпоглављу је описан појам језика, мотивација за његовим увођењем, као и детаљна синтаксичка правила која су приказана табеларно, за сваку инструкцију понаособ. Друго потпоглавље се бави описом реализације двопролазног *cpp* компајлера, који успешно преводи програм написан у језику у машински код. Даје пример и тумачење једног програма. Реализација софтверске компоненте компајлер је дата у прилогу рада. Треће потпоглавље се бави објашњењем појма симулатора и начина на који је употребљен као референтни модел за тестирање функционалности дизајна. Резултат софтверске компоненте симулатор на примеру једног програма је дата у прилогу рада. Четврто потпоглавље даје опис програма који су написани у језику, делећи их према улози на две групе. Сви програми су наведени и описани у склопу табеле.

Девето поглавље описује начин на који су од постојећих градивних елемената у систему реализоване *for* петља и *if/else statement*, као неизоставне компоненте у било ком сложенијем алгоритму за дигиталну обраду слике.

У закључку се наводе највећи изазови кроз које је кандидат прошао током реализације рада као и неколико идеја за унапређења.

3. Анализа рада са кључним резултатима

Овај мастер рад је показао оригиналан приступ дигиталној обради слике креирањем флексибилног дизајна који је могуће прилагодити обрадама различитих димензија сиве слике. За разлику од класичне верификације хардверских блокова, модерну верификацију карактерише методологија на којој је засновано тестирање процесора који је презентован у овом раду, ослањајући се и на подршку софтверских компонената. Практични допринос мастер рада обухвата имплементацију и приказ успешних алгоритама обраде.

4. Закључак и предлог

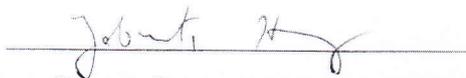
Кандидат Сандра Станојевић се у свом мастер раду бавила заокруженим циклусом реализације процесора за обраду слике. Први његов део подразумева проблематику дизајнирања процесора од нуле, прилагођавајући инструкцијски сет процесора како имплементацији општих алгоритама, тако и алгоритама намењених за обраду слике. Дизајнирањем процесорских периферија које првенствено потпомажу обраду слике, имплементирани процесор представља спој класичног, који је општи, али потенцијално спор и *full-custom* процесора који је подређен једном алгоритму, омогућивши надградњу система софтверском, односно хардверском подршком и за

многе друге алгоритме из домена обраде слике. Други део представља постављање верификационог окружења око креираног дизајна и писање *Spectan* тестова за различите функционалности. Трећи део представља софтверску подршку за олакшано писање кода алгоритма, његово превођење у низ инструкција и тестирање помоћу симулатора. На систематичан начин је приступила проблему, а потом и имплементирала изабране алгоритме, приказујући добијене резултате и тестирајући исте. Сва истраживања, развој и имплементацију кандидат Сандра Станојевић је спровела самостално.

На основу горе наведеног, имајући у виду садржај и квалитет приложеног рада, резултате и закључке до којих је кандидат у свом самосталном раду дошао, чланови Комисије предлажу Комисији за студије II степена Електротехничког факултета у Београду да рад кандидата дипл. инж. Сандре Станојевић, под називом „Имплементација и верификација процесора за обраду слике“ прихвати као мастер рад и кандидату одобри усмену одбрану.

Београд 27.08.2020.

Чланови комисије:



Др Ненад Јовичић, ванредни професор



Др Драгомир Ел Мезени, доцент