



УНИВЕРЗИТЕТ У БЕОГРАДУ - ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ

Булевар краља Александра 73, 11000 Београд, Србија

Тел. 011/324-8464, Факс: 011/324-8681

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 28.08.2018. године именовало нас је у Комисију за преглед и оцену мастер рада дипл. инж. Александра Димитријевића под насловом „Надоградња Универзалне верификационе методологије за верификацију аналогних и аналогно-дигиталних интегрисаних кола“. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Александар Димитријевић је рођен 24.03.1994. године у Ћуприји. Завршио је основну школу "Ђура Јакшић" у Ћуприји као носилац дипломе "Вук Караџић". Потом уписује гимназију у родном граду и завршава је са одличним успехом, такође као носилац дипломе "Вук Караџић". Електротехнички факултет уписао је 2013. године. Дипломирао је на одсеку за Електронику 2017.године са просечном оценом 9,08 на испитима. Дипломски рад одбранио је у септембру 2017. године са оценом 10. Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за електронику уписао је у октобру 2017. године.

2. Опис мастер рада

Мастер рад обухвата 55 стране. Рад садржи увод, шест поглавља, закључак и списак коришћене литературе.

Увод представља прво поглавље у коме је описан предмет и циљ овог рада. Представљен је и проблем који произилази из све сложенијих структура аналогних и аналогно-дигиталних интегрисаних кола и укратко описана замисао решења које се може понудити тржишту.

Друго поглавље даје приказ методологија за верификацију хардвера. Представљена је већ позната Универзална верификациона методологија, а након тога дат је кратак опис AMS верификационе методологије.

Треће поглавље даје увид у развој симулатора интегрисаних кола. Описан је ток развоја симулатора, како дигиталних и аналогних засебно, тако и њихов косимулациони мод рада који омогућава успешну симулацију *mixed-signal* интегрисаних кола. Косимулациони мод рада објашњен је на практичним примерима на којима се види њихова међусобна зависност у раду.

Четврто поглавље представља увод у моделовање помоћу *verilogAMS* језика за опис хардвера. Описан је концепт моделовања и његова примена приликом пројектовања и верификације система. Описан је концепт и значај калибрације модела.

Пето поглавље даје опис AMS методологије на нивоу инстанцирања универзалних верификационих компоненти и модела у једно верификационо окружење, као и значај разумевања конекционих модула приликом повезивања. Уведен је концепт адаптера као модула који поседује и аналогни и дигитални домен, те се могу остварити контролисане конверзије типова, али и разна мерења вредности сигнала.

Шесто поглавље приказује примену описане AMS методологије на практичном примеру верификације „Bandgap“ блока. Реализоване су и описане све претходно поменуте верификационе компоненте и модули.

Седмо поглавље даје увид у значај пројектовања модуларног и стандардизованог верификационог окружења, јер се као такво може поново користити на другим пројектима.

У закључку је изведен кратак сажетак предложеног решења за надоградњу Универзалне верификационе методологије за верификацију *mixed-signal* интегрисаних кола.

3. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Александра Димитријевића бави се проблематиком верификације аналогних и аналогно-дигиталних интегрисаних кола (AMS - *Analog/Mixed-Signal*). Развој технологије узрокује континуиран пораст сложености интегрисаних кола, па је проблем верификације таквих кола све већи. За разлику од верификације дигиталних кола, за коју је развијена и стандардизована UVM методологија, AMS верификација је нова област која се тек развија. У овом раду је предложено поуздано решење за верификацију *mixed-signal* интегрисаних кола које представља надоградњу UVM методологије. Поступак предложене AMS верификације је приказан на примеру *Bandgap* кола, коришћењем *SystemVerilog* и *VerilogAMS* језика, и CADENCE алата (*SimVision*). Предложено решење пружа могућност поновног коришћења развијеног верификационог окружења на сличним пројектима, што је изузетно важно и корисно у пракси.

Главни допринос рада је представљање иновативног решења за верификацију *mixed-signal* интегрисаних кола са веома великом покривеношћу тестираних случајева и великом поузданошћу.

4. Закључак и предлог

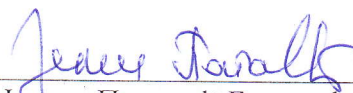
Кандидат Александар Димитријевић је у свом мастер раду предложио нови метод за верификацију аналогних и аналогно-дигиталних интегрисаних кола. Представљено решење реализовано је надоградњом Универзалне верификационе методологије која је стандард у верификацији дигиталних интегрисаних кола, те је добро позната и широко примењивана у пракси.

Кандидат је исказао самосталност и изузетну систематичност у своме раду, као и иновативне елементе у решавању ове проблематике.

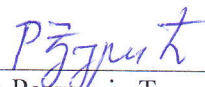
На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад под насловом „Надоградња Универзалне верификационе методологије за верификацију аналогних и аналогно-дигиталних интегрисаних кола“ дипл. инж. Александра Димитријевића прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 17.12.2018. године

Чланови комисије:



др Јелена Поповић-Божовић, доц.



др Радивоје Ћурић, доц.