



УНИВЕРЗИТЕТ У БЕОГРАДУ - ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ

Булевар краља Александра 73, 11000 Београд, Србија

Тел. 011/324-8464, Факс: 011/324-8681

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 29.05.2018. године именовало нас је у Комисију за преглед и оцену мастер рада дипл. инж. Милоша Чабрила под насловом „Множач учестаности на основу петље закључане по кашњењу“. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Милош Чабрило је рођен 28.01.1994. године у Краљеву. Завршио је основну школу "Светозар Марковић" у Краљеву као вуковац. Уписао је Електро-саобраћајно техничку школу "Никола Тесла" у Краљеву, коју је завршио као вуковац. Током школовања освојио је више награда на државним такмичењима: другу награду из електротехнике 1, трећу награду из електронике, прву награду и златну медаљу из електротехнике 2 и похвалу са такмичења из математике. Електротехнички факултет уписао је 2012. године. Дипломирао је на одсеку за Електронику 2016. године са просечном оценом 8,87. Дипломски рад одбранио је у септембру 2016. године са оценом 10. Академске мастер студије на Електротехничком факултету у Београду, на модулу за Електронику уписао је у октобру 2016. године. Положио је све испите са просечном оценом 9,60.

2. Опис мастер рада

Мастер рад обухвата 47 страна, са укупно 39 слика и 13 референци. Рад садржи укупно 4 поглавља и списак коришћене литературе.

Прво поглавље представља увод у коме су описани упрошћени Verilog-A модели блокова који се користе у множачу учестаности на основу петље закључане по кашњењу.

У другом поглављу је дат математички модел петље закључане по кашњењу. Математички модел предвиђа фазни шум петље закључане по кашњењу на основу фазних шума појединачних блокова и преносних функција. Коришћењем математичког модела се може идентификовати који блок највише доприноси фазном шуму и извршити оптимизација. Поред тога, није потребно извршавати дуге симулације целог система, већ је могуће симулирати појединачне блокове и прерачунати фазни шум система.

У трећем поглављу је представљена имплементација множача учестаности на основу петље закључане по кашњењу. Сви блокови множача учестаности су пројектовани на транзисторском нивоу, узимајући у обзир варијације процеса и температуре. Блокови су пројектовани тако да могу компензовати очекиване варијације коришћењем дигиталне калибрације.

Четврто поглавље садржи поређење резултата добијених математичким моделом и симулацијом целог множача учестаности. Слагање резултата је одлично, чиме је потврђена исправност математичког модела и методологије пројектовања. Предност коришћења математичког модела је у томе што пружа увид у допринос појединачних блокова, чиме се систем може партиционисати и оптимизовати. Карактеристике пројектованог множача учестаности су сумарно приказане у табели на крају поглавља.

3. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Милоша Чабрила се бави проблематиком пројектовања множача учестаности на основу петље закључане по времену. Множачи учестаности се веома често користе у интегрисаним колима за генерисање свих потребних сигнала такта из једног референтног осцилатора високе тачности и малог фазног шума. Предност множача учестаности на основу петље закључане по кашњењу у односу на фазно синхронизовану петљу се огледа у једноставности и у томе што нема акумулације цитера, већ се он ресетује са сваком узлазном ивицом референтног сигнала.

У оквиру мастер рада детаљно је анализиран математички модел множача учестаности на основу петље закључане по кашњењу. Математички модел пружа увид у доприносе фазном шуму појединачних блокова, и у великој мери поједностављује пројектовање пошто се лако може идентификовати доминантни извор шума. Развијени су Verilog-A модели појединачних блокова који омогућавају брзу симулацију целог система. Анализом утицаја појединачних блокова на перформансе целог система одређени су захтеви појединачних блокова, који су затим пројектовани у 130 nm CMOS технологији. Резултати симулација су упоређени са теоријским очекивањима.

Основни доприноси рада су: 1) математички модел множача учестаности на основу петље закључане по кашњењу; 2) развој Verilog-A модела блокова коришћених у множачу учестаности; 3) пројектовање множача учестаности у 130 nm CMOS процесу.

4. Закључак и предлог

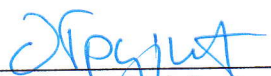
Кандидат Милош Чабрило је у свом мастер раду успешно приказао математички модел множача учестаности на основу петље закључане по кашњењу, развио Verilog-A моделе блокова, и пројектовао множач учестаности у 130 nm CMOS процесу. Пројектовани множач учестаности је једна од кључних компоненти у системима високих перформанси, као што су интегрисани радарски сензори.

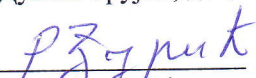
Кандидат је исказао самосталност и систематичност у своме поступку као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Милоша Чабрила прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 13. 09. 2018. године

Чланови комисије:


Др Душан Грујић, доцент.


Др Радивоје Бурић, доцент.