

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 28.08.2018. године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Александра Иванковића под насловом „Развој универзалне верификацијоне компоненте за убрзавање грешака у ASIC системима са заштитом од отказа“. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци о кандидату

Александар Иванковић је рођен 09.09.1993. године у Београду. Завршио је основну школу "Свети Сава" у Великој Плани као носилац Вукове дипломе. Уписао је Гимназију у Великој Плани коју је завршио као носилац Вукове дипломе. Дипломирао је на Електротехничком Факултету у Београду на одсеку за Електронику 2016. године са просечном оценом 8,22. Дипломски рад одбацио је у септембру 2016. године са оценом 10. Дипломске академске – у новембру 2016. године.

2. Опис мастер рада

Мастер рад кандидата садржи 40 страна. Рад садржи шест поглавља, списак литературе са осам референци и два прилога.

Прво поглавље представља увод у коме су описаны предмет и циљ рада.

У другом поглављу представљена је UVM методологија и типична структура верификацијоног окружења и верификацијоних компоненти. Описане су све важне компоненте које су градивни блокови верификацијоних окружења.

Треће поглавље се бави теоретским разматрањем безбедносно-критичних система и хардверских грешака и проблема њихове верификације. Набројани су типови грешака од интереса за дигиталну верификацију, параметри који описују грешке и типични случајеви од важности при обради сигнала грешке.

У четвртом поглављу је описана верификацијона компонента развијена у сврху верификације убрзавања и обраде грешака. Приказана је структура верификацијоне компоненте, трансакција која моделује грешке, алгоритам монитора и модел покрivenости.

Пето поглавље представља резултате тестирања рада верификацијоне компоненте на једноставном систему дизајнираном у сврхе тестирања основних функционалности. Набројани су тестови који користе развијену верификацијону компоненту и приказана је покрivenост остварена симулацијама.

Шесто поглавље је закључак и у њему је наведен даљи смер развоја верификацијоне компоненте описане у раду и њено побољшање.

Прилог А садржи дијаграм класа UVM методологије, а Прилог Б конкурентно извршавање Трансакција на Секвенцеру/Драјверу.

3. Анализа рада са кључним резултатима

У свом мастер раду дипл. инж. Александар Иванковић се бави пројектовањем верификацијоне компоненте за убрзгавање грешака у ASIC системима који захтевају висок степен поузданости рада. Континуиран пораст степена интеграције дигиталних интегрисаних кола утиче на смањену поузданост, што није прихватљиво у појединим системима, као што су системи у аутомобилској индустрији, авијацији, модули за контролу потрошње уређаја са батеријским напајањем и други. Развијена компонента умногоме олакшава верификацију таквих безбедносно-критичних система,. За имплементацију верификацијоне компоненте је коришћена UVM (*Universal Verification Methodology*) методологија и SystemVerilog језик. Имплементирана компонента је тестирана коришћењем софтверског пакета компаније Cadence.

Главни допринос рада је реализација универзалне верификацијоне компоненте која се може применити у верификацијоним окружењима за безбедносно-критичне ASIC системе чиме се олакшава и убрзава процес верификације таквих система. Развијена компонента се може користити и за верификацију било ког дизајна који у себи садржи функционалност контролера за обраду грешака.

4. Закључак и предлог

Кандидат Александар Иванковић је у свом мастер раду пројектовао и успешно имплементирао верификацијону компоненту за убрзгавање грешака у ASIC системима са заштитом од отказа. Предложио је и побољшања која могу да унапреде могућности примене реализоване компоненте.

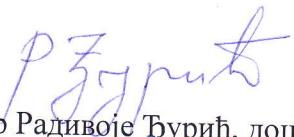
Кандидат је исказао самосталност у своме раду, као и иновативне елементе у решавању ове проблематике.

На основу горе наведеног Комисија предлаже Наставно-научном већу Електротехничког факултета у Београду да прихвати рад „Развој универзалне верификацијоне компоненте за убрзгавање грешака у ASIC системима са заштитом од отказа“ дипл. инж. Александра Иванковића као мастер рад и одобри јавну усмену одбрану.

У Београду, 3.09.2018.

Чланови комисије:


др Јелена Поповић-Божовић, доц.


др Радивоје Ђурић, доц.