



УНИВЕРЗИТЕТ У БЕОГРАДУ - ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ

Булевар краља Александра 73, 11000 Београд, Србија

Тел. 011/324-8464, Факс: 011/324-8681

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 05.09.2017. године именовала нас је у Комисију за преглед и оцену мастер рада дипл. инж. Алексе Дамљановића под насловом „Ефикасна SoC FPGA имплементација SVM алгоритма за детекцију лица“. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Алекса Дамљановић је рођен 30.06.1993. године у Београду. Завршио је Математичку гимназију у Београду са одличним успехом као носилац Вукове дипломе. Електротехнички факултет у Београду уписао је 2012. године, на одсеку за Електронику. Дипломирао је у септембру 2016. године са просечном оценом на испитима 9,89, на дипломском 10. Мастер студије на Електротехничком факултету у Београду је уписао октобра 2016. на Модулу за електронику. Положио је све испите са просечном оценом 9,80.

2. Опис мастер рада

Мастер рад обухвата 81 страну, са укупно 47 слика, 4 табеле и 23 референце. Рад садржи увод, 4 поглавља и закључак (укупно 6 поглавља) и списак коришћене литературе. Рад је написан на енглеском језику, а додати су насловна страна и Сажетак на српском језику.

Прво поглавље представља увод у коме је описан предмет и циљ рада. Образложена је потреба за захтевним процесирањем сигнала у које спада и дигитална обрада слике, односно детекција лица. Наведен је садржај рада по поглављима.

У другом поглављу је представљен проблем детекције лица. Поред примене овог типа процесирања слике, изложени су и потенцијални проблеми. Дата је основна подела алгоритама за детекцију лица уз кратак преглед најчешће коришћених.

У трећем поглављу су приказане основе машинског учења и класификација овог типа обраде података. Представљена је примена машинског учења уз услове који су то омогућили. Приказан је алгоритам за SVM класификацију, као један вид машинског учења са надгледањем, са посебним освртом на математичку теорију која се налази у основи методе.

Четврто поглавље се између осталог бави избором одговарајуће базе податка за потребе тренирања целог система. Наведене су најчешће коришћене методе за препроцесирање улазних вектора. Описана је каскадна структура система за детекцију лица и разлози за њено коришћење. Поред процеса креирања система за детекцију лица, по фазама, у *MATLAB* алату, дате су перформансе у виду ROC кривих и то: првог блока са линеарним језгром, потом другог блока са полиномским језгром и на крају трећег, најкомплекснијег блока који поред полиномског језгра користи и ефикасни текстурни LBP оператор. На самом крају дати су резултати добијени тестирањем целокупног система.

У оквиру петог поглавља је представљен хардвер на коме је имплементиран систем. У кратким цртама су описане могућности HLS алата за синтезу хардвера, као и овај тип пројектне методологије. Дат је детаљан опис свих блокова за процесирање који су имплементирани у хардверу. Поред коришћених интерфејса, наведени су и искоришћеност ресурса и остварене перформансе након експортовања IP језгара. Описан је начин на који је коначан систем креиран са прегледом свих компоненти и њихових могућности, које су том

приликом употребљене. Дат је преглед софтверског дела система, са коришћеним библиотекама и управљачким функцијама из BSP дела пројекта. Упоредени су добијени резултати са референтним моделом уз приказ искоришћења ресурса и потрошње снаге.

Шесто поглавље је закључак у оквиру кога је описан значај описаног решења и могућа даља унапређења. Резимирани су резултати рада, са приказом најважнијих фаза пројектовања и предностима креираног система, уз изведене закључке о релативно новој пројектној методологији која је коришћена при реализацији.

3. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Алексе Дамљановића се бави проблематиком хардверске имплементације алгоритама за детекцију лица независно од позиције, величине, ротације, осветљења и других параметара. Такви алгоритми налазе примену у савременим надзорним системима и системима за биометријску идентификацију, па су брзина извршавања и поузданост алгоритма од кључног интереса. У овом раду је пројектован каскадни систем за детекцију лица коришћењем SVM алгоритма и то за имплементацију у SoC FPGA програмабилном чипу компаније Xilinx. Коришћена је савремена HLS методологија пројектовања на високом степену апстракције уз коришћење одговарајућих алата. Реализовани систем је у потпуности функционалан, са великим степеном флексибилности. Остварена је задовољавајућа брзина алгоритма, са очувањем поузданости и прецизности што је потврђено тестирањем реализованог система.

Основни доприноси рада су: 1) приказ и методологија пројектовања каскадног система за детекцију лица коришћењем SVM алгоритма у оквиру машинског учења; 2) хардверска имплементација пројектованог система на SoC FPGA; 3) предлози за наставак рада на развоју овог система.

4. Закључак и предлог

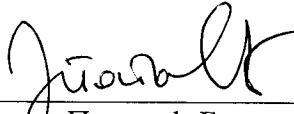
Кандидат Алекса Дамљановић је у свом мастер раду пројектовао каскадни систем за детекцију лица коришћењем SVM алгоритма, имплементирао га у SoC FPGA програмабилном чипу и успешно тестирао. Предложио је и побољшања која могу да унапреде могућности примене пројектованог система.

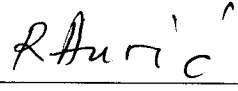
Кандидат је исказао самосталност и изузетну систематичност у своме раду, као и иновативне елементе у решавању ове проблематике.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад под насловом „Ефикасна SoC FPGA имплементација SVM алгоритма за детекцију лица“. дипл. инж. Алексе Дамљановића прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 15. 09. 2017. године

Чланови комисије:


Др Јелена Поповић-Божовић, доцент


Др Радивоје Ђурић, доцент