



УНИВЕРЗИТЕТ У БЕОГРАДУ - ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ

Булевар краља Александра 73, 11000 Београд, Србија

Тел. 011/324-8464, Факс: 011/324-8681

КОМИСИЈИ ЗА СТУДИЈЕ II СТЕПЕНА ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Комисија за студије II степена, Електротехничког факултета у Београду, на својој седници одржаној 11.07.2017. године именовало нас је у Комисију за преглед и оцену мастер рада дипл. инж. Филипа Хаџића под насловом „Имплементација суперскаларног процесора заснованог на коришћењу таблица пресликавања у аритметичко логичким јединицама“. Након прегледа материјала Комисија подноси следећи

ИЗВЕШТАЈ

1. Биографски подаци кандидата

Филип Хаџић је рођен 19.12.1992. године у Београду. Гимназију је завршио у Београду са одличним успехом. Електротехнички факултет у Београду уписао је 2011. године, на одсеку за рачунарску технику и информатику. Дипломирао је у октобру 2015. године са просечном оценом на испитима 8,86, на дипломском 10. Мастер студије на Електротехничком факултету у Београду, уписао је новембра 2015. на Модулу рачунарске технике и информатике. Положио је све испите са просечном оценом 10,00.

2. Опис мастер рада

Мастер рад обухвата 51 страну, са укупно 24 слике, 5 табеле и 7 референци. Рад садржи увод, 4 поглавља и закључак (укупно 6 поглавља), списак коришћене литературе, списак слика и списак коришћених скраћеница, као и прилог.

Прво поглавље представља увод у коме су описани предмет и циљ рада. У уводу се описује проблематика и начелно се представља решење са којим би се унапредило извршавање инструкција чији се резултати добијају на основу рада аритметичко логичке јединице (АЛУ).

У другом поглављу је описан рачунарски систем као и његови саставни делови. У овом поглављу се упознаје основни концепт рачунарског система који је дао Џон Вон Нојман.

Треће поглавље описује начин рада процесора. Представљене су најчешће коришћене технике за извршавање инструкција у процесору. Кроз описане технике, дато је поређење техничких спецификација савремених процесора. Детаљније се приступило опису карактеристика једне постојеће аритметичко логичке јединице, чиме се дао основ за упоређивање већ постојећег техничког решења и предложеног решења.

У четвртном поглављу, дат је кратак преглед основних карактеристика пројектованог процесора. Посебан значај је дат оним карактеристикама које процесор чине специфичним. Представљене су различите могућности реализација аритметичко логичких јединица, као и њихове предности и мане.

Пето поглавље детаљно објашњава структуру пројектованог процесора описујући сваки блок процесора понаособ. Описи садрже функционалност блока, као и интеракцију са осталим међусобно повезаним блоковима.

Шесто поглавље је закључак у оквиру кога је описан значај датог решења и могућа даља унапређења. Резимирани су резултати рада, изазови приликом пројектовања и постављени су темељи за практично поређење пројектованог процесора.

3. Анализа рада са кључним резултатима

Мастер рад дипл. инж. Филип Хацић се бави проблематиком временске сложености рачунања резултата аритметичко логичких јединица. Дато решење је показало да је могуће смањити брзину извршавања операција унутар *ALU* јединице, као и могућност имплементације било које операције која је дефинисана Буловим функцијама.

Процесор је пројектован за имплементацију у *FPGA* (*Field Programmable Gate Array*), а написан је у *VHDL* програмском језику. Кључни делови процесора су параметаризовани чиме је дата будућа платформа на основу које је омогућено даље развијање и додавање нових компоненти у процесор.

Основни доприноси рада су: 1) приказ и методологија пројектовања процесора са аритметичко логичком јединицом реализоване преко таблица пресликавања; 2) примена пројектованог процесора у оквиру различитих система; 3) могућност наставка рада на развоју овог процесора.

4. Закључак и предлог

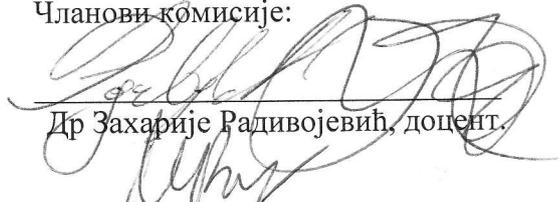
Кандидат Филип Хацић је у свом мастер раду успешно решио проблем пројектовања процесора са аритметичко логичком јединицом реализоване преко таблица пресликавања и развио систем који успешно чита, декодује и извршава инструкције у паралели. Предложена побољшања могу значајно да унапреде могућности примене пројектовања дела процесора везана за рачунање података.

Кандидат је исказао самосталност и систематичност у своме поступку као и иновативне елементе у решавању проблематике овог рада.

На основу изложеног, Комисија предлаже Комисији за студије II степена Електротехничког факултета у Београду да рад дипл. инж. Филипа Хацића прихвати као мастер рад и кандидату одобри јавну усмену одбрану.

Београд, 15. 09. 2017. године

Чланови комисије:


Др Захарије Радивојевић, доцент.

Др Марија Пунт, доцент.