

NASTAVNO-NAUČNOM VEĆU ELEKTROTEHNIČKOG FAKULTETA U BEOGRADU

Na 802. sednici Nastavno-naučnog veća Elektrotehničkog fakulteta u Beogradu održanoj 30.08.2016. godine, imenovani smo u Komisiju za pregled i odbranu magistarskog rada Velibora Vitomira, dipl. inž. elektrotehnike, pod naslovom "*Primjena kodova sa provjerama parnosti male gustine na uvećanje pouzdanosti fleš memorija visokog kapaciteta*". Posle detaljnog pregleda podnetog materijala Nastavno-naučnom veću podnosimo sledeći

I Z V E Š T A J

1. Biografski podaci o kandidatu

Dipl. inž. Velibor Vitomir rođen je 1972. godine u Rogatici, Bosna i Hercegovina. Srednju elektrotehničku školu završio je u Sarajevu 1991. godine. Osnovne studije završio je na Elektrotehničkom fakultetu u Beogradu, smer Telekomunikacije. Diplomirao je završio je 2000. godine, a iste godine se upisao na postdiplomske studije, smer Računarske mreže i protokoli i položio sa najvišom prosečnom ocenom sve predmete predviđene nastavnim planom i programom. Od 2000. godine zaposlen je u kompaniji Telekomunikacija RS A.D. Banja Luka, gde je obavljao više dužnosti a od 2005. obavlja dužnost šefa službe za održavanje telekomunikacionih mreža. U vezi sa temom magistarskog rada objavio je jedan rad na nacionalnoj konferenciji Infotech 2016.

2. Predmet, cilj i metodologija istraživanja

Predmet magistarskog rada je analiza mogućnosti primene zaštitnih kodova u cilju povećanja pouzdanosti zapisa u fleš memorijama. Noviji tipovi fleš memorija omogućavaju skladištenje velike količine podataka na malom prostoru, uz veoma mali utrošak energije na uređaju bez pokretnih delova koji bi bili podložni mehaničkim oštećenjima. Danas su komercijalno dostupni uređaji sa sve većim stepenom integracije, a smanjenje veličine memorijskih ćelija i naboja ćelije direktno dovodi do njihove povećane osetljivosti na šum. Zbog toga postojeće tehnike za obezbeđivanje pouzdanosti memorija kod kojih svaka ćelija ima dva stabilna stanja (*Single Level Cell, SLC*) ne daje više dobre rezultate. Sve ovo dovodi do potrebe za primenom sve snažnijih zaštitnih kodova, kako bi se i za veliki stepen integracije očuvala visoka pouzdanost zapisa.

Dosadašnja rešenja za fleš memorije su bila zasnovana na primeni Hemingovih i BCH (*Bose-Chaudhuri-Hocquenghem*) kodova. Primenom kodova sa proverama parnosti male gustine (*Low Density Parity Check, LDPC*) i iterativnim algoritmima dekodovanja otvara se čitavo jedno novo polje delovanja, gde se u zavisnosti od konstrukcije koda, broja iteracija i vrste dekodera mogu dobiti bolje performanse sa stanovišta pouzdanosti u zavisnosti od složenosti dekodera u odnosu na sadašnja rešenja. Pored poboljšanja performansi u odnosu na postojeća rešenja, predstava linearnog blok koda pomoću grafa direktno omogućava dizajniranje kodova željenih performansi uz mogućnost kontrole kompleksnosti dekodera. Osim toga, ovakva predstava obezbeđuje primenu različitih algoritama dekodovanja, od kojih neki imaju superiorne performanse, dok druge odlikuje veoma niska kompleksnost implementacije

Jedan od ciljeva ovog rada je identifikacija algoritma dekodovanja LDPC kodova koji omogućava dobre performanse dekodera uz umerenu kompleksnost dekodera. Pored toga, razmatran je i metod za izbor optimalne klase kodova, kao i njihove performanse u slučaju tvrdog i mekog dekodovanja (u zavisnosti od broja stabilnih stanja svake memorijske ćelije). Pokazano je da se primenom izabranih rešenja u memorijskoj arhitekturi postiže se visoka pouzdanost i stabilnost zapisa podataka uz mali utrošak energije i veliku brzinu čitanja podataka iz memorije.

Postupkom Monte Karlo simulacije izvršena je procena zaostale verovatnoće greške po bitu u zavisnosti od stanja u memoriji, tj. inicijalnog broja grešaka u jednom ciklusu čitanja iz memorije. Dobijeni rezultati, koji do sada nisu bili dostupni u literaturi, su prikazani za različite modele grešaka, razne tipove kodova i razne algoritme dekodovanja. Konačno, izvršeno je i njihovo poređenje sa odgovarajućim rezultatima za slučaj klasičnog dekodovanja linearnih blok kodova pomoću sindroma.

3. Sadržaj i analiza rada

Magistarski rad Velibora Vitomira je podeljen u pet glava i napisan na 106 strana. U radu je priložen spisak korišćene literature.

U prvoj glavi opisane su dve arhitekture (NOR i NAND), trenutno najviše korišćene u fleš memorijama. Objasnjeni su procesi koji se dešavaju prilikom upisa, čitanja i brisanja memorijskih ćelija. Analizirana je kompleksnost, kao i degradacija pouzdanosti u zavisnosti od broja ciklusa piši/briši. U drugoj glavi dat je pregled teorije linearnih blok kodova, a posebno konstrukcija Hemingovih i BCH kodova i njihova primena u memorijama.

U trećoj glavi dat je kratak opis LDPC kodova i njihovo predstavljanje pomoću grafa. Predstavljena su i tri načina konstrukcije LDPC kodova: slučajni (Gallager-ov), na osnovu projektne geometrije i kvaziciklični. Presentovani su algoritmi za dekodovanje LDPC kodova. Na jednoj strani analizirani su algoritmi za dekodovanje sa tvrdim ulazima: bit flipping (BF), probablistički BF i probablistički GDBF, a na drugoj strani analizirani su algoritmi za dekodovanje sa mekim ulazima: Sum-Product, normalizovani belief propagation, log Sum-Product i Min-Sum algoritmi.

U četvrtoj glavi opisani su simulacioni modeli koji su korišćeni za dobijanje rezultata za procenu performansi LDPC kodova. U ovoj glavi su prikazani i rezultati simulacija, kako u kanalu sa prisustvom aditivnog belog Gausovog šuma, tako i za binarni simetrični kanal. Pokazano je da je pravilnim izborom probablističke modifikacije dekodera sa tvrdim odlučivanjem moguće postići visoku pouzdanost memorijskog zapisa uz umerenu kompleksnost dekodera. U petom poglavlju navedeni su zaključci.

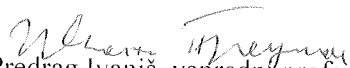
4. Zaključak i predlog

Magistarski rad Velibora Vitomira, dipl. inž. elektrotehnike, pod nazivom "*Primjena kodova sa proverama parnosti male gustine na uvećanje pouzdanosti fleš memorija visokog kapaciteta*" bavi se određivanjem performansi sistema za zapis podataka u kojima se uvećanje pouzdanosti zapisa postiže primenom zaštitnih kodova sa malom gustinom provera parnosti. Rezultati su dobijeni pristupom zasnovanim na Monte Karlo simulaciji. Od posebnog značaja je opštost predloženog simulacionog modela, kod koga se mogu menjati parametri primenjenog zaštitnog koda i vrednosti parametara kanala, a rezultati su dati kako za tvrdo tako i za meko odlučivanje. Na ovaj način je omogućeno da se odrede performanse fleš memorija u kojima je primenjen proizvoljan LDPC kod.


Navedena tema magistarskog rada pripada oblasti Telekomunikacija i teorije informacija. Smatrajući da je kandidat obradio trenutno aktuelnu problematiku, predlaže se Nastavnom veću fakulteta da rad prihvati kao magistarsku tezu i odobri kandidatu javnu usmenu odbranu.

Beograd, 05.09.2016. godine

Članovi komisije:


dr Predrag Ivaniš, vanredni profesor


dr Zoran Čiča, docent


dr Nenad Jevtić, docent

(Univerzitet u Beogradu - Saobraćajni fakultet)